

3/PA  
Cheresa  
8/8/02  
Docket No.: A8319.0015/P015  
(PATENT)

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:  
Hideki Miyazaki, et al.

Application No.: Not Yet Assigned

Group Art Unit: N/A

Filed: Herewith

Examiner: Not Yet Assigned

For: BATTERY APPARATUS FOR  
CONTROLLING PLURAL BATTERIES  
AND CONTROL METHOD OF PLURAL  
BATTERIES

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

Commissioner for Patents  
Washington, DC 20231

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following  
prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	2001-258859	August 29, 2001

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: February 22, 2002

Respectfully submitted,

By 

Mark J. Thronson

Registration No.: 33,082

DICKSTEIN SHAPIRO MORIN &  
OSHINSKY LLP

2101 L Street NW

Washington, DC 20037-1526

(202) 785-9700

Attorneys for Applicant

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

1c978 U.S. PTO  
10/079423  
02/22/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application: 2001年 8月29日

出 願 番 号

Application Number: 特願2001-258859

[ST.10/C]:

[JP2001-258859]

出 願 人

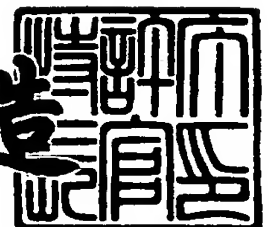
Applicant(s):

株式会社日立製作所  
新神戸電機株式会社

2002年 2月 5日

特許庁長官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2002-3004285

【書類名】 特許願

【整理番号】 JP3813

【あて先】 特許庁長官殿

【国際特許分類】 B60L 11/18

【発明者】

    【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号  
                         株式会社 日立製作所 日立研究所内

    【氏名】 宮崎 英樹

【発明者】

    【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号  
                         株式会社 日立製作所 日立研究所内

    【氏名】 江守 昭彦

【発明者】

    【住所又は居所】 東京都中央区日本橋本町二丁目 8 番 7 号  
                         新神戸電機株式会社内

    【氏名】 工藤 彰彦

【発明者】

    【住所又は居所】 東京都中央区日本橋本町二丁目 8 番 7 号  
                         新神戸電機株式会社内

    【氏名】 甲斐 剛

【特許出願人】

    【識別番号】 000005108

    【氏名又は名称】 株式会社 日立製作所

【特許出願人】

    【識別番号】 000001203

    【氏名又は名称】 新神戸電機株式会社

【代理人】

    【識別番号】 100077816

    【弁理士】

【氏名又は名称】 春日 譲

【手数料の表示】

【予納台帳番号】 009209

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003101

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 蓄電装置及びその制御方法

【特許請求の範囲】

【請求項 1】

複数の蓄電器を直列に接続した蓄電モジュールをさらに直列接続した複数の蓄電モジュールと、

上記複数の蓄電モジュールのそれぞれに対応して設けられ、上記蓄電モジュールを構成する複数の蓄電器を制御する複数の下位制御装置と、

上記複数の下位制御装置を制御する上位制御装置とを有する蓄電装置において

上記複数の下位制御装置のうち最高電位に位置する下位制御装置の入力端子と最低電位に位置する下位制御装置の出力端子と、上記上位制御装置を接続する絶縁手段若しくは電位変換手段と、

上記下位制御装置の出力端子と低電位側の蓄電モジュール内の蓄電池との間に設けられ、上記蓄電モジュール内の蓄電池の放電電流を阻止する遮断素子とを備え、

上記複数の下位制御装置間において、信号の入出力に係わる端子が電氣的に非絶縁状態で接続されていることを特徴とする蓄電装置。

【請求項 2】

請求項 1 記載の蓄電装置において、

上記下位制御装置の入力端子が、この下位制御装置が制御する蓄電モジュール内の蓄電器のうち高電位側蓄電器に電氣的に接続されていることを特徴とする蓄電装置。

【請求項 3】

請求項 1 記載の蓄電装置において、

上記複数の下位制御装置と、上記最高電位と最低電位の下位制御装置に具備された絶縁手段若しくは電位変換手段と、上記上位制御装置を同一のパッケージに搭載し、パッケージ外部から上記上位制御装置に電源を供給することを特徴とする蓄電装置。

【請求項 4】

複数の蓄電器を直列に接続した蓄電モジュールをさらに直列接続した複数の蓄電モジュールと、

上記複数の蓄電モジュールのそれぞれに対応して設けられ、上記蓄電モジュールを構成する複数の蓄電器を制御する複数の下位制御装置と、

上記複数の下位制御装置を制御する上位制御装置とを備える蓄電池の制御方法において、

上記上位制御装置は、最高電位に位置する上記下位制御装置に伝達した信号と、最低電位に位置する上記下位制御装置から戻る信号を比較し、正常と判断される場合は次の指令を伝達することを特徴とする蓄電装置の制御方法。

【請求項 5】

請求項 4 記載の蓄電装置の制御方法において、

上記下位制御装置は、この下位制御装置が制御する上記蓄電モジュールの複数の蓄電器の状態を検出し、

この状態検出信号と高電位側の下位制御装置から伝達された入力信号の論理和若しくは論理積をとり、その結果を低電位側の上記下位制御装置に出力すると共に、

上記上位制御装置は、最低電位に位置する上記下位制御装置から戻る信号に基づいて、上記蓄電装置の異常を判断することを特徴とする蓄電装置の制御方法。

【請求項 6】

請求項 4 記載の蓄電装置の制御方法において、

上記下位制御装置は、上記蓄電モジュール内の蓄電池の電圧が基準値より高い蓄電器の残存容量を放電させる容量調整を行うとともに、容量調整を終了した上記下位制御装置はスリープ状態に入ること特徴とする蓄電装置の制御方法。

【請求項 7】

複数の蓄電器を直列に接続した蓄電モジュールをさらに直列接続した複数の蓄電モジュールと、

上記複数の蓄電モジュールのそれぞれに対応して設けられ、上記蓄電モジュールを構成する複数の蓄電器を制御する複数の下位制御装置と、

上記複数の下位制御装置を制御する上位制御装置とを有する蓄電装置において

上記蓄電モジュール内の複数の蓄電器の電圧を検出する電圧検出手段と、

この電圧検出手段の誤差を校正する誤差校正端子とを備えることを特徴とする蓄電装置。

【請求項 8】

請求項 7 記載の蓄電装置において、

上記電圧検出手段は、A/Dコンバータであり、

上記下位制御装置は、上記A/Dコンバータの誤差校正端子に予めデジタル値を与えることで出力値を補正することを特徴とする蓄電装置。

【請求項 9】

請求項 8 記載の蓄電装置において、

上記A/Dコンバータは、

パルス数に応じて単位電気量を積分する積分手段と、

この積分手段の積分値と上記蓄電器の電圧を比較して上記パルスを停止する比較手段と、

この比較手段により上記パルスが停止した際のパルス回数を出力するカウンタ手段と、

上記誤差を校正する端子に与えられたデジタル値に応じて上記カウンタの出力を補正する補正手段とを備えることを特徴とする蓄電装置。

【請求項 10】

請求項 9 記載の蓄電装置において、

上記補正手段は、上記誤差校正端子に与えられたデジタル値に応じて、上記カウンタの計数値を変化させて、A/D変換のオフセットを補正し、上記パルスの幅を可変させてA/D変換のゲインを補正することを特徴とする蓄電装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】



本発明は、高エネルギーの蓄電器を複数個直列に接続したものを制御する蓄電装置及びその制御方法に係り、特に、複数個の蓄電器を直列に接続した蓄電モジュールを制御する下位の制御装置と、複数の下位制御装置に指令を出す上位制御装置を用いたものに好適な蓄電装置及びその制御方法に関する。

## 【 0 0 0 2 】

## 【従来の技術】

従来の蓄電装置では、例えば、特開平 1 0 - 3 2 2 9 2 5 号公報に記載されているように、直列に接続した複数の単電池を組電池として、複数の組電池を更に直列に接続すると共に、各組電池毎に下位の制御装置を備え、上位の制御装置から下位の制御装置に指令を送る構成としている。ここで、下位制御装置は、対応する組電池が備える単電池の状態を監視する。組電池数と同数設けられた下位制御装置は、組電池を介して電氣的に直列に接続されており、上位の制御装置と下位制御装置間の信号伝達及び下位制御装置同士の信号伝達には、フォトカプラ等の絶縁手段を用いて、制御装置間の電位差に影響されない構成としている。

## 【 0 0 0 3 】

また、下位制御装置は、例えば、特開 2 0 0 0 - 9 2 7 3 2 号公報に記載されているように、単電池の容量調整を行うものである。容量調整とは、単電池にスイッチを介して抵抗を並列に接続し、電圧検出回路で計測した単電池の電圧が高い場合に上記スイッチを駆動して蓄えられた電気量の一部を放電し、単電池間の電圧差を小さくすることである。特に、開路電圧と残存容量の相関性が高い非晶質系炭素を負極活物質に用いたリチウムイオン電池では、単電池間の電圧差を小さくすることで各単電池の容量を均等化することが有効である。

## 【 0 0 0 4 】

また、近年、二次電池と同等な電気量を蓄積でき、かつ二次電池に比べて寿命劣化の少ないウルトラキャパシタが用いられるようになっている。ウルトラキャパシタにおいても、例えば、特開 2 0 0 1 - 3 7 0 7 7 号公報に記載されているように、キャパシタセル間の電圧均等化法が採用されている。この方法は、キャパシタセルに並列にスイッチを接続し、キャパシタの電圧を検出して電流の一部をスイッチにバイパスさせる回路を設けるものであり、先の特開 2 0 0 0 - 9 2

7 3 2 号公報と類似している。

【 0 0 0 5 】

下位制御装置は、単電池或いはキャパシタセルの電圧を検出し、電圧が高い場合に、前述のスイッチを駆動して容量調整している。一方、上位制御装置は、下位制御装置に容量調整を実施させるための指令信号を送る。特開 2 0 0 0 - 9 2 7 3 2 号公報に記載されているものでは、下位制御装置が起動時に組電池の各単電池の開放電圧を測定し、その値を上位制御装置に伝える。上位制御装置は全ての下位制御装置から得た開放電圧の値から容量調整時の電圧基準値を計算して、再び、下位制御装置に指令する。

【 0 0 0 6 】

【発明が解決しようとする課題】

本発明が解決しようとする課題としては、以下の 3 つがある。第 1 は、コストの問題である。二次電池やウルトラキャパシタは電気自動車、或いはハイブリッド電気自動車用の蓄電装置として期待されているが、量産化に向けて低コスト化を達成することが求められている。蓄電装置の低コスト化には単電池或いはキャパシタセル自体の低コスト化と共に、複数個を備える下位制御装置複数の低コスト化が必要である。この方法としては、下位制御装置を IC（集積回路）化することが有効である。

【 0 0 0 7 】

しかしながら、下位制御装置を IC 化した場合においても、上位の制御装置と下位制御装置間の信号伝達及び下位制御装置同士の信号伝達に用いるフォトカプラ等の絶縁手段は残る。リチウムイオン電池の場合を例とすれば、この電位差は単電池の電圧を 3. 6 V と仮定し、全部で 4 0 ケの電池を直列に接続した場合、最低電位の電池と最高電位の電池の電位差は 1 4 4 V になる。この例で、仮に単電池 4 ケづつを組電池とした場合、1 0 ケの下位制御装置を備えることになり、それぞれの下位制御装置が入出力用に 2 ケ程度の絶縁手段を備えるとすれば、合計 2 0 ケの絶縁手段が必要になり、制御装置のコストが高くなるという問題があった。

【 0 0 0 8 】

第2は、信頼性の問題である。蓄電装置の負荷として接続されるインバータ装置等が発生するノイズによって指令信号に外乱が入る可能性があり、こうした外乱に対して、上位制御装置から下位制御装置に指令を与える場合、信号伝達の信頼性が低下するという問題があった。

## 【0009】

第3は、電圧検出の精度の問題である。複数の下位制御装置は、それぞれ電圧検出回路を備え、対応する蓄電モジュールに具備された蓄電器の電圧を検出するが、電池の電圧検出精度は許容される誤差が数十mVと高精度な性能が必要とされる。非晶質系炭素を負極活物質に用いたリチウムイオン電池は、開放電圧と残存容量の相関性がニッケル水素電池等他の電池に比べて明確であるが、リチウムイオン電池の場合でも容量調整における電圧均等化の許容誤差は±50mV以下と言われている。尚、50mVの電圧はリチウムイオン電池の残存容量に換算すると約5%に相当する。リチウムイオン電池の最高電圧は約4.2Vであるが、上記50mVは4.2Vに対して1.2%にあたり、電圧検出の精度が厳しいことが分かる。

## 【0010】

高精度な電圧検出を達成するためには、十数ビットのA/Dコンバータを用いることが一般的であるが、A/Dコンバータの精度は基準電圧源の精度に依存するため、下位制御装置は誤差が極めて小さい（例えば±25mV程度）の高精度基準電圧源が必要になる。ここで、各下位制御装置はそれぞれ、電位の異なる組電池に接続されるため、高精度基準電圧源を複数の下位制御装置で共通化することは難しく、それぞれの下位制御装置が独立した高精度基準電圧源を備えていた。すなわち、電圧検出の高精度化を図るには、複数の下位制御装置がそれぞれ備える基準電圧源のコストが高くなると言う問題があった。

## 【0011】

本発明の第1の目的は、絶縁手段の個数を低減して、低コストな制御装置を備えた蓄電装置を提供することにある。

## 【0012】

本発明の第2の目的は、ノイズ等の外乱による影響を低減して、信頼性の向上

した信号伝達が可能な蓄電装置の制御方法を提供することにある。

【 0 0 1 3 】

本発明の第 3 の目的は、電圧検出の高精度化を図れるとともに、低コストな蓄電装置を提供することにある。

【 0 0 1 4 】

【課題を解決するための手段】

(1) 上記第 1 の目的を達成するため、本発明は、複数の蓄電器を直列に接続した蓄電モジュールをさらに直列接続した複数の蓄電モジュールと、上記複数の蓄電モジュールのそれぞれに対応して設けられ、上記蓄電モジュールを構成する複数の蓄電器を制御する複数の下位制御装置と、上記複数の下位制御装置を制御する上位制御装置とを有する蓄電装置において、上記複数の下位制御装置のうち最高電位に位置する下位制御装置の入力端子と最低電位に位置する下位制御装置の出力端子と、上記上位制御装置を接続する絶縁手段若しくは電位変換手段と、上記下位制御装置の出力端子と低電位側の蓄電モジュール内の蓄電池との間に設けられ、上記蓄電モジュール内の蓄電池の放電電流を阻止する遮断素子とを備え、上記複数の下位制御装置間において、信号の入出力に係わる端子が電氣的に非絶縁状態で接続したものである。

かかる構成により、絶縁手段の個数を低減して、低コストな制御装置とし得るものとなる。

【 0 0 1 5 】

(2) 上記 (1) において、好ましくは、上記下位制御装置の入力端子が、この下位制御装置が制御する蓄電モジュール内の蓄電器のうち高電位側蓄電器に電氣的に接続したものである。

【 0 0 1 6 】

(3) 上記 (1) において、好ましくは、上記複数の下位制御装置と、上記最高電位と最低電位の下位制御装置に具備された絶縁手段若しくは電位変換手段と、上記上位制御装置を同一のパッケージに搭載し、パッケージ外部から上記上位制御装置に電源を供給するようにしたものである。

【 0 0 1 7 】

(4) 上記第1の目的を達成するため、本発明は、複数の蓄電器を直列に接続した蓄電モジュールをさらに直列接続した複数の蓄電モジュールと、上記複数の蓄電モジュールのそれぞれに対応して設けられ、上記蓄電モジュールを構成する複数の蓄電器を制御する複数の下位制御装置と、上記複数の下位制御装置を制御する上位制御装置とを備える蓄電池の制御方法において、上記上位制御装置は、最高電位に位置する上記下位制御装置に伝達した信号と、最低電位に位置する上記下位制御装置から戻る信号を比較し、正常と判断される場合は次の指令を伝達するようにしたものである。

かかる方法により、ノイズ等の外乱による影響を低減して、信頼性を向上し得るものとなる。

#### 【0018】

(5) 上記(4)において、好ましくは、上記下位制御装置は、この下位制御装置が制御する上記蓄電モジュールの複数の蓄電器の状態を検出し、この状態検出信号と高電位側の下位制御装置から伝達された入力信号の論理和若しくは論理積をとり、その結果を低電位側の上記下位制御装置に出力すると共に、上記上位制御装置は、最低電位に位置する上記下位制御装置から戻る信号に基づいて、上記蓄電装置の異常を判断するようにしたものである。

#### 【0019】

(6) 上記(4)において、好ましくは、上記下位制御装置は、上記蓄電モジュール内の蓄電池の電圧が基準値より高い蓄電器の残存容量を放電させる容量調整を行うとともに、容量調整を終了した上記下位制御装置はスリープ状態に入るようにしたものである。

#### 【0020】

(7) 上記第3の目的を達成するため、本発明は、複数の蓄電器を直列に接続した蓄電モジュールをさらに直列接続した複数の蓄電モジュールと、上記複数の蓄電モジュールのそれぞれに対応して設けられ、上記蓄電モジュールを構成する複数の蓄電器を制御する複数の下位制御装置と、上記複数の下位制御装置を制御する上位制御装置とを有する蓄電装置において、上記蓄電モジュール内の複数の蓄電器の電圧を検出する電圧検出手段と、この電圧検出手段の誤差を校正する誤

差校正端子とを備えるようにしたものである。

かかる構成により、電圧検出の高精度化を図れるとともに、低コスト化し得るものとなる。

【 0 0 2 1 】

( 8 ) 上記 ( 7 ) において、好ましくは、上記電圧検出手段は、A / D コンバータであり、上記下位制御装置は、上記 A / D コンバータの誤差校正端子に予めデジタル値を与えることで出力値を補正するようにしたものである。

【 0 0 2 2 】

( 9 ) 上記 ( 8 ) において、好ましくは、上記 A / D コンバータは、パルス数に応じて単位電気量を積分する積分手段と、この積分手段の積分値と上記蓄電器の電圧を比較して上記パルスを停止する比較手段と、この比較手段により上記パルスが停止した際のパルス回数を出力するカウンタ手段と、上記誤差を校正する端子に与えられたデジタル値に応じて上記カウンタの出力を補正する補正手段とを備えるようにしたものである。

【 0 0 2 3 】

( 1 0 ) 上記 ( 9 ) において、好ましくは、上記補正手段は、上記誤差校正端子に与えられたデジタル値に応じて、上記カウンタの計数値を変化させて、A / D 変換のオフセットを補正し、上記パルスの幅を変化させて A / D 変換のゲインを補正するようにしたものである。

【 0 0 2 4 】

【発明の実施の形態】

以下、図 1 ～ 図 1 0 を用いて、本発明の一実施形態による蓄電装置及びその制御方法について説明する。

最初に、図 1 を用いて、本実施形態による蓄電装置の全体構成について説明する。

図 1 は、本発明の一実施形態による蓄電装置の全体構成を示す回路図である。

【 0 0 2 5 】

二次電池の単電池 V B 1 , V B 2 , … , V B 1 2 は、4 ケの単電池を直列に接続した形を蓄電モジュールとしている。電気自動車或いはハイブリッド電気自動

車に用いられる二次電池装置は十数ヶから二十数ヶの蓄電モジュールを備える場合があるが、本実施形態では数多くのモジュールを直列に接続する場合でも同様な構成であることから、図 1 に示した例では、3ヶの蓄電モジュールを直列に接続した構成を例として示している。

## 【 0 0 2 6 】

図示する例では、最高電位にある第一の蓄電モジュールは、単電池 VB 1, …, VB 4 から構成されている。各単電池 VB 1, …, VB 4 の正極及び負極は、第一の下位制御装置 IC - 1 が備える端子 T 1, T 3, T 5, T 7, T 9 とそれぞれ接続される。また、単電池 VB 1 の正極と負極間には、抵抗 R 1 とスイッチ素子 S 1 からなる容量調整回路を備えている。スイッチ素子 S 1 のゲート端子には、下位制御装置 IC - 1 の端子 T 2 から制御信号が入力する。同様に、単電池 VB 2, 単電池 VB 3, 及び単電池 VB 4 の正極と負極間には、それぞれ、抵抗 R 2 とスイッチ素子 S 2、抵抗 R 3 とスイッチ素子 S 3、及び抵抗 R 4 とスイッチ素子 S 4 の容量調整回路を備える。スイッチ素子 S 2, S 3, S 4 のゲート端子はそれぞれ下位制御装置 IC - 1 の端子 T 4, T 6, T 8 から制御信号が入力する。

## 【 0 0 2 7 】

中間電位にある第二の蓄電モジュールは、単電池 VB 5, …, VB 8 を備えている。第一の蓄電モジュールと同様に、各単電池 VB 1, …, VB 4 の正極及び負極は、第二の下位制御装置 IC - 2 が備える端子 T 1, T 3, T 5, T 7, T 9 とそれぞれ接続される。また、単電池 VB 5, …, VB 8 も、それぞれ正極と負極間に、抵抗 R 5 とスイッチ素子 S 5、抵抗 R 6 とスイッチ素子 S 6、抵抗 R 7 とスイッチ素子 S 7、及び抵抗 R 8 とスイッチ素子 S 8 を直列に接続した容量調整回路を備える。

## 【 0 0 2 8 】

同様に、最低電位にある第三の蓄電モジュールは、単電池 VB 9, …, VB 12 の単電池を備えている。各単電池 VB 9, …, VB 12 の正極及び負極は、第三の下位制御装置 IC - 3 が備える端子 T 1, T 3, T 5, T 7, T 9 とそれぞれ接続される。単電池 VB 9, …, VB 12 も、正極と負極間にそれぞれ抵抗 R

9 とスイッチ素子 S 9、抵抗 R 1 0 とスイッチ素子 S 1 0、抵抗 R 1 1 とスイッチ素子 S 1 1、及び抵抗 R 1 2 とスイッチ素子 S 1 2 を直列に接続した容量調整回路を備えており、各スイッチ素子は第三の下位制御装置 I C - 3 で駆動される。

【 0 0 2 9 】

なお、各下位制御装置 I C - 1、I C - 2、I C - 3 の内部構成、機能と周辺部品の構成については、図 2 以降を用いて後述する。

【 0 0 3 0 】

次に、各下位制御装置 I C - 1、I C - 2、I C - 3 の接続関係について説明する。

単電池 V B 4 と単電池 V B 5 が直列に接続されることから、第一の下位制御装置 I C - 1 と第二の下位制御装置 I C - 2 は直列に接続されており、同様に第二の下位制御装置 I C - 2 は第三の下位制御装置 I C - 3 と直列に接続される。

【 0 0 3 1 】

次に、上位制御装置 M P U は、第一の下位制御装置 I C - 1 から第三の下位制御装置 I C - 3 に指令を与える。上位制御装置 M P U が出力する制御指令は、フォトカプラ F 1、F 2、F 3 で絶縁され、第一の下位制御装置 I C - 1 の入力端子 I n - 1、I n - 2、I n - 3 に伝達される。フォトカプラ F 1、F 2、F 3 の受光側トランジスタは、それぞれ、抵抗 R F 1、R F 2、R F 3 に接続されている。抵抗 R F 1、R F 2、R F 3 は、いずれも単電池 V B 1 の正極から電源を供給される。第一の下位制御装置 I C - 1 は、入力端子 I n - 1、I n - 2、I n - 3 に伝達された信号を、出力端子 O u t - 1、O u t - 2、O u t - 3 から出力するが、出力端子 O u t - 1、出力端子 O u t - 2、及び出力端子 O u t - 3 は、第二の下位制御装置 I C - 2 が備える入力端子 I n - 1、I n - 2、I n - 3 と、それぞれ、電氣的に非絶縁で接続される。

【 0 0 3 2 】

同様に、第二の下位制御装置 I C - 2 は、入力端子 I n - 1、I n - 2、I n - 3 に伝達された信号を出力端子 O u t - 1、O u t - 2、O u t - 3 から出力する。第二の下位制御装置 I C - 2 の出力端子 O u t - 1、…、O u t - 3 は、



第三の下位制御装置 IC-3 が備える入力端子 In-1, In-2, In-3 とそれぞれ、電氣的に非絶縁で接続される。

#### 【0033】

最低電位の下位制御装置 IC-3 は、出力端子 Out-1, Out-2, Out-3 から出力する信号で対応するトランジスタ Tr1, Tr2, Tr3 を駆動し、それぞれのトランジスタ第二の下位制御装置が接続されたフォトカプラ F4, F5, F6 を介して、信号を上位制御装置 MPU に伝達させる。ここで、フォトカプラ F4, F5, F6 の発光側は、いずれも下位制御装置 IC-3 の基準電圧出力端子 VDD に接続し、基準電圧出力端子 VDD から電流の供給を得る。フォトカプラ F4, F5, F6 の発光側とトランジスタ Tr1, Tr2, Tr3 の間に設けた抵抗 RF4, RF5, RF6 は、それぞれ、フォトカプラ F4, F5, F6 の発光側に流れる電流を調整するために使用する。

#### 【0034】

下位制御装置 IC-1 の内部回路は、単電池 VB4 の負極を基準電位とし、この基準電位を GND-1 で表す。また、下位制御装置 IC-2 と下位制御装置 IC-3 の内部回路は、それぞれ、単電池 VB8, 単電池 VB12 の負極を基準電位とし、この基準電位を GND-2, GND-3 で表す。各基準電位 GND-1, ..., GND-3 は、いずれも対応する下位制御装置 IC-1, ..., IC-3 で使用する個別なグランド端子である。一方、図1の全体の構成におけるグランドは、上位制御装置 MPU に対する電源 Vcc の負極とする。上位制御装置 MPU と下位制御装置 IC-1, ..., IC-3 は、フォトカプラ F1, ..., F6 で絶縁されていることから、Vcc の負極と各基準電位 GND-1, ..., GND-3 の間も絶縁されている。

#### 【0035】

下位制御装置 IC-1, ..., IC-3 に備える各端子と周辺部品に関しては図2で説明するが、各制御装置 IC-1, ..., IC-3 での違いは、各々に設けた端子 A1, ..., A3, 及び端子 B1, B2 の電位である。これらの端子は、図7で述べる電圧検出の誤差を補正するための端子であり、下位制御装置 IC-1 から下位制御装置 IC-3 が個別に持つ電圧検出誤差に応じて、端子 A1, ..., A

3, 及び端子 B 1, B 2 に、「1」又は「0」のデジタル値を与える。ここで、「1」は下位制御装置の基準電圧 VDD、「0」は下位制御装置毎の個別グラウンド GND-1, ..., GND-3 の電位である。上記電圧検出誤差は、下位制御装置 IC-1 から下位制御装置 IC-3 で異なるため、図 1 の例においても、各下位制御装置 IC-1, ..., IC-3 で、端子 A 1, ..., A 3, 及び端子 B 1, B 2 の「1」又は「0」の値は異なることを記載している。

## 【0036】

上位制御装置 MPU は、蓄電モジュールに流れる充電及び放電の電流を絶縁型の電流検出器 CT で検出する。また、直列に接続された蓄電モジュールの電圧合計値を抵抗 RV 1, RV 2 で分圧して検出する。ここで、上位制御装置 MPU と各蓄電モジュールは絶縁されることから、抵抗 RV 1, RV 2 で分圧した電圧は一旦、電圧一周波数変換器 VF によりパルス信号に変換され、VF の出力をフォトカプラ F 7 を介して上位制御装置 MPU に伝達する。上位制御装置 MPU は、フォトカプラ F 7 より得た電圧一周波数変換器 VF の出力から蓄電モジュールの総電圧を読み取り、この値と電流検出器 CT から得た電流を元に 3 ケの蓄電モジュールに対する平均的な残存容量を演算する。

## 【0037】

電気自動車或いはハイブリッド電気自動車において十数ケから二十数ケの蓄電モジュールを備える場合、最上位の下位制御装置 IC-1 と最下位の下位制御装置 IC-3 が上位制御装置 MPU とフォトカプラを介して接続する構成は図 1 と同じである。蓄電モジュールと同数設けられる下位制御装置の残り十数ケから二十数ケは、図 1 の下位制御装置 IC-2 と同様に入力端子 In-1, In-2, In-3 が 1 つ高電位の蓄電モジュール用に設けられた下位制御装置の出力端子と、またと出力端 Out-1, Out-2, Out-3 がそれぞれ、1 つ低電位の蓄電モジュール用に設けられた下位制御装置の入力端子とそれぞれ、非絶縁で接続される。

## 【0038】

図示する例では、絶縁手段としては、7 個のフォトカプラ F 1, ..., F 6, F 7 を用いている。図示の例では、3 個の下位制御装置 IC-1, ..., IC-3 か

ら構成される場合を示しているが、下位制御装置が例えば、10個になった場合でも、絶縁手段であるフォトカブラの個数は、7個でよいものである。一方、従来の構成では、単電池4ヶづつを組電池とし、10ヶの下位制御装置を備えた場合、それぞれの下位制御装置が入出力用に2ヶ程度の絶縁手段を備えるため、合計20個の絶縁手段が必要になる。それに対して、本実施形態では、常に7個で良いため、絶縁手段の個数を低減して、制御装置のコストを低減することができる。

## 【0039】

次に、図2を用いて、本実施形態による蓄電装置に用いる下位制御装置内部の構成について説明する。

図2は、本発明の一実施形態による蓄電装置に用いる下位制御装置内部の構成を示す回路図である。なお、図2においては、下位制御装置IC-1の構成について示しているが、他の下位制御装置IC-2、IC-3も同様である。また、図1と同一符号は、同一部分を示している。

## 【0040】

スイッチ素子の駆動手段Dr1, Dr2, Dr3, Dr4は、それぞれ、容量調整用のスイッチ素子S1, S2, S3, S4の制御端子に接続されており、それぞれのスイッチ素子S1, S2, S3, S4を駆動する。駆動手段Dr1, Dr2, Dr3, Dr4は、それぞれ、下位制御装置IC-1内部のロジック回路3から信号を得て、スイッチ素子S1, …, S4を個別に駆動する。

## 【0041】

アナログスイッチAS1, AS2, AS3, AS4は、一端が単電池の正極にそれぞれ接続され、他端がキャパシタC1の+端子C1Pに共通接続されている。同様に、アナログスイッチBS1, BS2, BS3, BS4も、一端が単電池の負極にそれぞれ接続され、他端がキャパシタC1の-端子C1Nに共通接続されている。また、キャパシタC1の+端子C1Pには、アナログスイッチCS1を接続し、アナログスイッチCS1の他端は、第二のキャパシタC2の+端子C2Pに接続される。更に、キャパシタC2の-端子C1Nには、アナログスイッチCS2を接続し、アナログスイッチCS2の他端は第二のキャパシタC2の-

端子C 2 Nに接続する。

【0042】

アナログスイッチAS 1とアナログスイッチBS 1, AS 2とBS 2, AS 3とBS 3, AS 4とBS 4はそれぞれペアであり、同時にオン、オフする。また、(a) アナログスイッチAS 1, アナログスイッチBS 1と、(b) アナログスイッチAS 2, アナログスイッチBS 2と、(c) アナログスイッチAS 3, アナログスイッチBS 3と、(d) アナログスイッチAS 4, アナログスイッチBS 4の各ペアは、4つのマルチプレクサ用スイッチとして働く。即ち、(a), ..., (d)のマルチプレクサ用スイッチで単電池VB 1, ..., VB 4のいずれか1つを選択し、選択した単電池と第一のキャパシタCS 1を接続する。一方、アナログスイッチCS 1とアナログスイッチCS 2も同時にオン、オフし、これらがオンすると第一のキャパシタCS 1と第二のキャパシタCS 2を接続する。

【0043】

アナログスイッチCS 1とアナログスイッチCS 2がオンする動作モードを(e)とすると、例えば、単電池VB 1の電圧を計測する場合、ロジック回路3は、(a) アナログスイッチAS 1, アナログスイッチBS 1のペアをオンさせる第一のモードと(e) アナログスイッチCS 1とアナログスイッチCS 2をオンさせる第二のモードを交互に繰り返す。この間、(b), ..., (d)のマルチプレクサ用スイッチはオフを維持させる。この第一のモード(a)と、第二のモード(e)を数百回、パルス的に繰り返すことにより、単電池VB 1とアナログスイッチCS 1、及びアナログスイッチCS 2は最終的に同じ電圧になる。これは(a)と(e)を1回実施することにより、単電池VB 1とアナログスイッチCS 1、及びアナログスイッチCS 1とアナログスイッチCS 2の電位差に応じた電流が流れ、それぞれの電位差を軽減するためである。

【0044】

また、(b) アナログスイッチAS 2, アナログスイッチBS 2のペアをオンさせる第一のモードと(e) アナログスイッチCS 1とアナログスイッチCS 2をオンさせる第二のモードを交互に繰り返す、この間、(a), (c), (d)のマルチプレクサ用スイッチはオフを維持させ、第一のモード(b)と、第二の

モード (e) を数百回、パルスの様に繰り返すことにより、単電池 VB2 とアナログスイッチ CS1、及びアナログスイッチ CS2 は最終的に同じ電圧になる。

## 【0045】

同様にして、(c) アナログスイッチ AS3、アナログスイッチ BS3 のペアをオンさせる第一のモードと (e) アナログスイッチ CS1 とアナログスイッチ CS2 をオンさせる第二のモードを交互に繰り返して、単電池 VB3 とアナログスイッチ CS1、及びアナログスイッチ CS2 は最終的に同じ電圧にできる。

## 【0046】

また、(d) アナログスイッチ AS4、アナログスイッチ BS4 のペアをオンさせる第一のモードと (e) アナログスイッチ CS1 とアナログスイッチ CS2 をオンさせる第二のモードを交互に繰り返して、単電池 VB4 とアナログスイッチ CS1、及びアナログスイッチ CS2 は最終的に同じ電圧にできる。

## 【0047】

図中、破線で示した電圧検出回路 1 は、上述したマルチプレクサ用スイッチ、アナログスイッチ、第一と第二のキャパシタを含む構成を有している。電圧検出回路 1 の出力は、アナログスイッチ CS2 の正極電圧 (C2P) である。正極電圧 C2P は、比較器 CMP1、CMP2、CMP3 を用いて、それぞれ過充電電圧、過放電電圧、容量調整レベル等に対応する基準電圧と比較する。基準電圧は、基準電源回路 2 から供給される。また、電圧検出回路 1 の出力 (C2P) は、検出セル電圧  $V_x$  として、A/D コンバータ 7 の入力へ伝えられ、A/D コンバータ 7 で正極電圧 (C2P) のアナログ値をデジタル値に変える。A/D コンバータ 7 は、上述した端子 A1、…、A3、及び端子 B1、B2 に与えられる信号によって、電圧検出誤差を補正することができる。

## 【0048】

基準電源回路 2 は、単電池 VB1 - VB4 の総電圧から一定電圧 (例えば 5V) を作ると共に、下位制御装置 IC-1 の外部に設けた基準電圧用素子 VR に電流を供給し、先の一定電圧より高精度な電圧を発生させ、この電圧を端子 Vref-1 から下位制御装置 IC-1 に取り込む。端子 Vref-1 から入力された電圧は数種類に分圧され、比較器 CMP1、CMP2、CMP3 に応じた基準電

圧として使用する。また、クロック発生器 5 は、下位制御装置 IC-1 の外部に設けた振動子 CZ を用いてクロックを作り、ロジック回路 3 等で用いる。なお、入力回路 4 と出力回路 6 の詳細構成については、図 3、図 4 を用いて後述する。

## 【 0 0 4 9 】

次に、図 3 を用いて、本実施形態による蓄電装置の中の下位制御装置に用いる出力回路 6 及び入力回路 4 の第 1 の構成について説明する。

図 3 は、本発明の一実施形態による蓄電装置の中の下位制御装置に用いる出力回路 6 及び入力回路 4 の第 1 の構成を示す回路図である。なお、図 3 では、下位制御装置 IC-1 の出力回路 6 と、下位制御装置 IC-2 の入力回路 4 の詳細について示している。また、図 1、図 2 と同一符号は、同一部分を示している。

## 【 0 0 5 0 】

電源回路 2 のトランジスタ Q は、電源制御回路 8 によって、ベース電流を制御され、端子 VDD に一定電圧を出力しており、この一定電圧を出力回路 6 に供給する。

## 【 0 0 5 1 】

出力回路 6 は、端子 VDD と下位制御装置 IC-1 のグランド GND-1 間に設けられ、P-MOSFET(MP1)と、N-MOSFET(MN1)からなる相補型スイッチを備えている。P-MOSFET(MP1)と、N-MOSFET(MN1)の間には、抵抗 R14 が接続されている。また、P-MOSFET(MP1)には、並列に、抵抗 R13 が接続されている。相補型スイッチの出力は、P-MOSFET(MP3)のゲート端子に印加する。

## 【 0 0 5 2 】

ここで、ロジック回路 3 から出力された信号で、P-MOSFET(MP1)がオンすると、P-MOSFET(MP3)のゲート-ソース間をショートして、P-MOSFET(MP3)をオフさせる。また、N-MOSFET(MN1)がオンすると、端子 VDD の電圧を、抵抗 R13 と抵抗 R14 で分圧した電圧が発生し、抵抗 R13 の両端の電圧が、P-MOSFET(MP3)のゲート-ソース間に印加される。抵抗 R13 の両端の電圧は、P-MOSFET(MP3)のゲートしきい値電圧より大きく、P-MOSFET(MP3)をオンさせるが、P-MOS

FET(MP3)の出力電流を抑制するために、ゲートしきい値電圧よりわずかに大きい値に設定する(しきい値電圧より1V或いは2V程度高くする)。

## 【0053】

この結果、P-MOSFET(MP3)は定電流スイッチとして働き、出力の定電流を下位制御装置IC-2の入力回路4に流し込む。P-MOSFET(MP3)の出力端子と、端子VDDの間には、ダイオードD1と抵抗RE1を直列にした静電破壊防止回路を備え、出力端子Out-1に外部からサージ電圧が入ると、このサージ電圧を抵抗RE1、ダイオードD1を介し、端子VDD及び端子VDDに接続されたキャパシタCV1にバイパスして、P-MOSFET(MP3)のゲートソース間がサージ電圧で静電破壊することを防止できる。また、P-MOSFET(MP3)の出力端子とGND-1間にも、抵抗RE2と、ダイオードD2を静電破壊対策として備えるが、さらに、これらに加えて、ツェナーダイオードZD1を直列に接続している。

## 【0054】

図示するように、2ヶの下位制御装置IC-1、IC-2の入出力端子を非絶縁で接続すると、P-MOSFET(MP3)がオフの期間中に、出力端子Out-1から入力端子In-1を通り、更に下位制御装置IC-2に接続された単電池を通してGND-1へ戻る電流経路が作られ、単電池の放電を招くことになる。これを放置すると、単電池は過放電状態になるため、上記電流経路に単電池電圧より高い降伏電圧を有するツェナーダイオードZD1を放電電流遮断用として設けている。

## 【0055】

次に、入力回路4の構成について説明する。下位制御装置IC-2の入力端子In-1は、抵抗RE4と抵抗RE6の直列接続を介して、単電池VB5の負極に接続している。したがって、入力端子In-1の基準電位は、GND-2より高い単電池VB5の負極電位になっている。入力端子In-1には、抵抗RE3を介して、N-MOSFET(MN2)のゲート端子を接続し、N-MOSFET(MN2)のソース端子も、抵抗RE6を介して、単電池VB5の負極に接続する。N-MOSFET(MN2)のゲート端子と単電池VB5の正極の間には、ダイ

オードD3を、同様に、N-MOSFET(MN2)のゲート端子とソース端子の間には、ダイオードD4をそれぞれ静電破壊防止用に備える。これらの構成から、N-MOSFET(MN2)も基準電位がGND-2より高い単電池VB5の負極電位になっている。

## 【0056】

N-MOSFET(MN2)のドレイン端子と単電池VB5の正極間には、抵抗RE5を備え、抵抗RE5両端の電圧をP-MOSFET(MP4)のゲートソース間に印加する。P-MOSFET(MP4)のドレイン端子は、抵抗RE7、RE8の直列接続を介して、GND-2に接続する。また、抵抗RE8には、並列にツェナーダイオードZD2を設け、抵抗RE8の両端の電圧をロジック回路3に伝える。

## 【0057】

以上の構成を持つ入力回路4は、多段階で電位変換を行う回路が特徴である。即ち、下位制御装置IC-1のP-MOSFET(MP3)が出力した定電流を、単電池VB5の負極を電位基準とするN-MOSFET(MN2)で一旦受け、N-MOSFET(MN2)がオンすると、抵抗RE5に生じた電圧でP-MOSFET(MP4)をオンさせ、P-MOSFET(MP4)を流れる電流で、抵抗RE8両端に信号電圧を作り、ロジックに伝える。

## 【0058】

一般的な回路、特に集積回路はグラウンドを基準電位とする入力端子、及び出力端子を有する。これに対して、本実施形態の下位制御装置は、出力が定電流、入力回路のグラウンドより高い基準電位に接続され、出力回路で多段階に電位変換する。こうした構成は制御装置間を非絶縁で接続するために必要である。先に、ツェナーダイオードZD1による単電池の放電防止について説明したが、もし、入力端子In-1の電位基準をグラウンドGND-2に選ぶと、単電池VB5、…、VB8の単電池が、P-MOSFET(MP3)がオフの期間中に、下位制御装置IC-1の出力端子Out-1から下位制御装置IC-2の入力端子In-1を通り、放電する経路を作る。放電電流を遮断するためには、ツェナーダイオードの降伏電圧を高くせねばならない。また、P-MOSFET(MP3)のソース



ドレイン間電圧として単電池VB5, ..., VB8の電圧合計が印加されるため、P-MOSFET(MP3)は常時電圧ストレスがかかることになる。こうした点を考慮すれば、入力端子In-1の基準電位を高く選び、ツエナーダイオードZD1の降伏電圧を低くし、合わせてP-MOSFET(MP3)の電圧ストレスを軽減することが望ましいものである。

## 【0059】

以上説明したように、放電電流経路は、下位制御装置の出力端子と低電位側の蓄電モジュール内の蓄電池との間に、形成される。具体的には、下位制御装置IC-1の出力端子Out-1と、この下位制御装置IC-1よりも低電位側の蓄電池モジュール（蓄電池VB5, VB6, VB7, VB8で構成される）の中の蓄電池VB6との間には、下位制御装置IC-1の出力端子Out-1, 下位制御装置IC-2の入力端子In-1, 抵抗RE3, ダイオードD4, 蓄電池VB6の正極, 蓄電池VB5の負極, 蓄電池VB5の正極, 下位制御装置IC-1のグランドGND-1, ツエナーダイオードZD1, ダイオードD2, 抵抗RE2, 下位制御装置IC-1の出力端子Out-1と接続される放電電流経路が形成される。そこで、本実施形態では、この放電電流経路に、ツエナーダイオードZD1, ダイオードD2, D4等の蓄電池の放電を阻止する遮断素子を設けている。

## 【0060】

次に、図4を用いて、本実施形態による蓄電装置の中の下位制御装置に用いる出力回路6及び入力回路4の第2の構成例について説明する。

図4は、本発明の一実施形態による蓄電装置の中の下位制御装置に用いる出力回路6及び入力回路4の第2の構成例を示す回路図である。なお、図3では、下位制御装置IC-1の出力回路6と、下位制御装置IC-2の入力回路4の詳細について示している。また、図1, 図2, 図3と同一符号は、同一部分を示している。

## 【0061】

下位制御装置IC-1の出力回路6は、図3に示した出力回路6と同じ構成を有している。

## 【 0 0 6 2 】

下位制御装置 IC-2 の入力回路 4 は、図 3 に示した入力回路とは、次の点で異なっている。すなわち、入力端子 In-1 に、P-MOSFET (MP5) のソース端子を接続し、P-MOSFET (MP5) のゲート端子は単電池 VB5 の正極に接続することで、入力端子 In-1 の基準電位を、下位制御装置 IC-1 のグランド GND-1 と電位が等しい単電池 VB5 の正極電圧に選んでいる。

## 【 0 0 6 3 】

P-MOSFET (MP5) には、ソースゲート間に、ツェナーダイオード ZD3 と抵抗 RE9 を並列に備え、P-MOSFET (MP3) が出力する定電流で、P-MOSFET (MP5) にゲート電圧を印加し、P-MOSFET (MP5) をオンさせる。P-MOSFET (MP5) のドレイン端子は、抵抗 R4 とツェナーダイオード ZD4 を経て、単電池 VB6 の負極に接続する。抵抗 RE4 の両端電圧は、N-MOSFET (MN2) のゲートソース間電圧として印加される。N-MOSFET (MN2) のソース端子も、ツェナーダイオード ZD4 を介して、単電池 VB6 の負極に接続する。N-MOSFET (MN2) のドレイン端子と単電池 VB5 の正極間には抵抗 RE5 を備え、抵抗 RE5 の両端の電圧を P-MOSFET (MP4) のゲートソース間に印加する。P-MOSFET (MP4) のドレイン端子は、抵抗 RE7, RE8 の直列接続を介して、グランド GND-2 に接続する。抵抗 RE8 には、並列にツェナーダイオード ZD2 を設け、抵抗 RE8 の両端の電圧をロジック回路 3 に伝える。

## 【 0 0 6 4 】

この構成によれば、下位制御装置 IC-1 の出力端子 Out-1 から下位制御装置 IC-2 の入力端子 In-1 を通り、ツェナーダイオード ZD3 からグランド GND-1 へ戻る経路には単電池が存在せず、電池の放電電流を心配する必要は無いものである。また、下位制御装置 IC-2 の入力端子 In-1 から P-MOSFET (MP5) をドレインソース間、ツェナーダイオード ZD4 をそれぞれ経て単電池 VB6 の負極に至り、単電池 VB6 と単電池 VB5 からグランド GND-1 に戻る経路が作られるが、P-MOSFET (MP3) のオフ時には、P-MOSFET (MP5) もまたオフであり、この経路で単電池 VB5, VB6 が放

電することは無いものである。放電電流を遮断する第一の素子は、P-MOSFET(MP5)であり、ツェナーダイオードZD4は、P-MOSFET(MP5)が不良等で放電電流を流す状態になっても、これを遮断するために冗長的に用いている。

## 【0065】

以上のように、図3若しくは図4に示した構成とすることにより、下位制御装置の入出力端子間を非絶縁で接続しても、単電池の放電電流を遮断することができ、これにより非絶縁接続が可能になる。尚、図3及び図4の例では、下位制御装置IC-1の出力回路と下位制御装置IC-2の入力回路をそれぞれ1チャンネルずつ示したが、これらは図1に記載したように1つの下位制御装置に同じ構成が複数、備えられている。

## 【0066】

次に、図5を用いて、本実施形態による蓄電装置の制御方法について説明する。ここでは、図1～図4に示した例において、上位制御装置MPUからの指令で下位制御装置IC-1, ..., IC-3を動作させる場合の制御内容について説明する。

図5は、本発明の一実施形態による蓄電装置の制御内容を示すフローチャートである。

## 【0067】

ここでは、スリープ状態にあった下位制御装置IC-1, ..., IC-3が上位制御装置MPUからの信号で起動し、その後の正常な動作を実施する際のフローについて説明する。

## 【0068】

ステップs1において、上位制御装置MPUは、フォトカプラF1を介して、下位制御装置IC-1の入力端子In-1に起動信号を伝達する。

## 【0069】

次に、ステップs2において、下位制御装置IC-1の入力回路4は、入力端子In-1に伝達された信号の電位を変換し、この信号を内部電源回路2に伝達する。

## 【 0 0 7 0 】

次に、ステップ s 3 において、内部電源回路 2 が起動し、トランジスタ Q を制御する。但し、下位制御装置 IC-1 に外付けしたキャパシタ CV 1 が、トランジスタ Q の出力電流で充電され、一定な電圧 VDD に達するまでの間、時間を要する。

## 【 0 0 7 1 】

次に、ステップ s 4 において、キャパシタ CV 1 の電圧が、電圧 VDD よりわずかに小さい規定値以上になれば、ロジック 3 を始め、図 2 に示した各回路の動作が確立する。その後、CV 1 の電圧は一定値 VDD に制御される。

## 【 0 0 7 2 】

次に、ステップ s 5 において、ロジック 3 は、上位制御装置 MPU から伝達された起動信号を認知し、これを出力回路 6 を介して 1 つ低電位の下位制御装置 IC-2 に伝達する。

## 【 0 0 7 3 】

同様に、以下、ステップ s 1, ..., ステップ s 5 と同様なフローで、下位制御装置 IC-2 と下位制御装置 IC-3 が起動する。さらに、下位制御装置 IC-3 は、フォトカプラ F 4 を介して上位制御装置 MPU へ起動信号を戻す。

## 【 0 0 7 4 】

次に、ステップ s 6 において、上位制御装置 MPU は、全ての下位制御装置 IC-1, IC-2, IC-3 がスリープ状態から起動したことを認知し、次の指令に移る。即ち、上位制御装置 MPU は、フォトカプラ F 1, ..., F 3 を用いて、シリアル形式の制御指令を、下位制御装置 IC-1, ..., IC-3 へ送る。

## 【 0 0 7 5 】

次に、ステップ s 7 において、下位制御装置 IC-1 は、入力端子 In-1, ..., In-3 より得たシリアル信号を入力回路 4 で電位変換し、これをロジック 3 で解読する。そして、この信号をレジスタに一旦記憶し、同じシリアル信号を次の下位制御装置 IC-2 へ送る。

## 【 0 0 7 6 】

引き続き、下位制御装置 IC-2, IC-3 もステップ s 7 と同様な動作を実

施する。そして、下位制御装置 I C - 3 は、フォトカプラ F 4, …, F 6 を用いてシリアル信号を上位制御装置 M P U へ戻す。

## 【 0 0 7 7 】

ステップ s 8 において、上位制御装置 M P U は、戻ってきたシリアル信号を確認し、正常な場合は次の制御指令を送る。一方、上位制御装置 M P U に戻ったシリアル信号に誤りがある場合は、ステップ s 9 において、信号伝達に関する誤り回数を積算し、回数が許容回数以下の場合は、やり直しのために同じ指令信号を下位制御装置 I C - 1 へ送る。一方、誤り回数が許容回数以上に達した場合は、異常と判断して、ステップ s 1 0 において、上位制御装置 M P U は上位のシステムへ異常信号を出力する。

## 【 0 0 7 8 】

この制御フローでは、下位制御装置 I C - 1 から I C - 3 まで指令が届くまでに時間遅延がある。しかしながら、電池の電圧変化はマイコン等制御回路の動作に比べてゆっくりしており、下位制御装置 I C - 1 から I C - 3 で実施する単電池の状態監視は約数十 m s 毎に実施する程度で良い。このため、下位制御装置 I C - 1 から I C - 3 までの信号伝達で生じる時間遅延も状態監視の周期に比べて小さければ問題は無いものである。一方、上位制御装置 M P U は下位制御装置 I C - 1 へ発した指令と下位制御装置 I C - 3 から戻った指令を比べることで、いずれかの 1 つの下位制御装置が誤った場合もこれを発見できる。特に、非絶縁で信号を送る場合には、二次電池装置に接続されたインバータ等が発生するノイズの影響が心配されるが、上述した制御方法によれば、上位制御装置 M P U は 1 つづつの指令が全ての下位制御装置で正確に認識されたことを確認でき、装置の信頼性を向上することができる。

## 【 0 0 7 9 】

次に、図 6 を用いて、本実施形態による蓄電装置における容量調整時の制御方法について説明する。

図 6 は、本発明の一実施形態による蓄電装置における容量調整時の制御内容を示すフローチャートである。

## 【 0 0 8 0 】

ステップ s 1 1 において、上位制御装置 M P U は、各下位制御装置 I C - 1, I C - 2, I C - 3 に容量調整を指令する。

【 0 0 8 1 】

次に、ステップ s 1 2 において、各下位制御装置 I C - 1, I C - 2, I C - 3 は、指令をレジスタに格納（記憶）し、1 つ低電位の下位制御装置へ同じ指令を送る。この方法は、図 5 に示したものと同様である。

【 0 0 8 2 】

次に、ステップ s 1 3 において、上位制御装置 M P U は、下位制御装置 I C - 3 から戻った指令を確認し、正常ならばステップ s 1 4 に移り、誤りがある場合はステップ s 1 1 に戻り再度、同じ指令を与える。

【 0 0 8 3 】

正常な場合には、ステップ s 1 4 において、上位制御装置 M P U は、下位制御装置 I C - 1, ..., I C - 3 に容量調整後、休止する指令を送る。

【 0 0 8 4 】

次に、ステップ s 1 5 において、上位制御装置 M P U は、この指令の戻りを確認すると、上位制御装置 M P U 自身も休止状態に入る。以後は上位制御装置 M P U から指令が来ることはなく、下位制御装置 I C - 1, ..., I C - 3 はそれぞれスタンドアローンの状態で動作する。

【 0 0 8 5 】

即ち、ステップ s 1 6 において、下位制御装置 I C - 1, ..., I C - 3 は、それぞれ、対応する蓄電モジュールに具備された単電池の電圧を、図 2 の電圧検出回路 1 で順次検出し、検出された値と判定レベル（容量調整用基準電圧：図 2 の基準電圧回路 2 が比較器 C M P 3 に出力する電圧）と比較する。

【 0 0 8 6 】

単電池の電圧が判定レベルより高い場合は、ステップ s 1 7 において、各単電池に対応するスイッチ素子 S 1, ..., S 1 2 をオンさせ、再び、ステップ s 1 6 の処理を実行する。

【 0 0 8 7 】

単電池の電圧が判定レベルより低くなると、ステップ s 1 8 において、下位制

御装置 IC-1, ..., IC-3 は、それぞれ、対応する蓄電モジュールに具備された単電池の電圧が判定値より小さくなったことを確認すると、各装置に備えた内部電源 2 をオフし、スリープ状態に入る。尚、スタンドアローンの状態では直列に接続された下位制御装置 IC-1, ..., IC-3 はどういう順でスリープに入るかは決まっていない。そこで、図 3、図 4 に示したように上下装置間での入出力の非絶縁接続では定電流スイッチ MP 3 に過大な電圧が印加されたり、単電池が局部的に放電したりする不具合を防止するようにしている。

## 【 0 0 8 8 】

なお、以上の例では、容量調整指令は、図 2 の比較器 CMP 3 に予め備えられた容量調整用基準電圧を用いている。しかしながら、図 7 に示す A/D コンバータを用い、上位制御装置 MPU が指示する任意の電圧を容量指令値として用いることができる。この場合、ステップ s 1 6 における判定レベルは、上位制御装置 MPU が指示する任意の電圧となる。なお、この点については、図 7 を用いて後述する。

## 【 0 0 8 9 】

次に、図 7 ~ 図 1 0 を用いて、本実施形態による蓄電装置に用いる A/D コンバータ 7 の構成及び動作について説明する。本実施形態における A/D コンバータは、電圧検出手段の誤差を校正する機能を備えている。

最初に、図 7 及び図 8 を用いて、本実施形態による蓄電装置に用いる A/D コンバータの全体構成について説明する。

図 7 は、本発明の一実施形態による蓄電装置に用いる A/D コンバータの構成を示す回路図である。図 8 は、本発明の一実施形態による蓄電装置に用いる A/D コンバータにおけるタイミングチャートである。なお、図 1 と同一符号は、同一部分を示している。

## 【 0 0 9 0 】

A/D コンバータ 7 は、図 1 に示したように、電圧検出誤差の補正用端子 A 1, ..., A 3, 及び補正用端子 B 1, B 2 を備えている。図 2 に示した電圧検出手段 1 で検出された電圧 (C 2 P の電圧)  $V_x$  は、スイッチ手段 S x 3 を介して、比較器 1 4 の + 端子に伝えられる。一方、定電流手段 1 6 の電流  $i$  は、スイッチ

手段  $S \times 3$  と同期して駆動されるスイッチ手段  $S \times 1$  を介して、キャパシタ  $C_i$  に蓄積される。キャパシタ  $C_i$  の電圧とアンプ 15 が出力する調整電圧 ( $V_{offset}$ ) とを加算した電圧が、比較器 14 の一端子に印加され、検出電圧  $V_x$  と比較される。キャパシタ  $C_i$  は、単電池の電圧を一回、計測し終わると、論理インバータ 13 で駆動されたスイッチ手段  $S \times 2$  と抵抗  $R_i$  による放電回路で放電される。即ち、スイッチ手段  $S \times 3$  がオンして、検出電圧  $V_x$  が比較器 14 の + 端子に伝えられた瞬間には、キャパシタ  $C_i$  の電圧はゼロであり、比較器 14 の一端子電圧は調整電圧 ( $V_{offset}$ ) に等しい。スイッチ手段  $S \times 2$  は、スイッチ手段  $S \times 1$  とスイッチ手段  $S \times 3$  がオンした時刻以降、オフ状態を継続する。このため、スイッチ手段  $S \times 1$  とスイッチ手段  $S \times 3$  がオンした時刻以降は時間と共に、キャパシタ  $C_i$  の電圧が電流  $i$  を積分して増加して行く。

## 【 0 0 9 1 】

比較器 14 の出力は、キャパシタ  $C_i$  の電圧と調整電圧 ( $V_{offset}$ ) を加算した電圧が検出すべき単電池の電圧  $V_x$  より大きくなると、「1」から「0」に変わる。A/Dコンバータ 7 は、スイッチ手段  $S \times 1$  とスイッチ  $S \times 3$  がオンした時刻から、比較器 14 の出力が「0」に変わるまでの時間を計測する積分型の検出を行う。

## 【 0 0 9 2 】

調整電圧 ( $V_{offset}$ ) を用いるのは、電池の残存容量と電圧の関係による。例えば、非晶質系炭素を用いたリチウムイオン電池の場合、残存容量が 0 % の状態で単電池電圧 (開放電圧) は約 2.9 V であり、容量が 100 % の状態の開放電圧は約 4.1 V である。A/Dコンバータ 7 は、例えば、2.9 V から 4.1 V までの電圧を精度良く検出することを求められており、残存容量が 0 % 以下の電圧は計測の対象ではない。そこで、残存容量が 0 % 以下の電圧 (例えば 2 V) を調整電圧 ( $V_{offset}$ ) として選定し、調整電圧以上の電圧に対して高精度な検出が行えるよう工夫したものである。ここで、調整電圧は、図 2 に示した基準電圧  $V_{ref}$  の値を抵抗  $R \times 1$ ,  $R \times 2$  で分圧し、この値にアンプ 15 のゲインを掛けたものを用いている。

## 【 0 0 9 3 】



スイッチ手段  $S \times 1$  とスイッチ手段  $S \times 3$  がオンした時刻から比較器 14 の出力が 0 になるまでの時間は、次のようにして計測する。始めにクロックパルスを第一カウンタ 9 で分周する。図 8 (D) に示すクロックパルスの周波数を 10 MHz として、このパルスを例えば 128 発カウントして、図 8 (A) に示す半周期の信号を作る。補正用端子 A 1, ..., A 3 が「1」か「0」かの状態に応じてカウント数は異なり、図 8 では基準の 128 発に対し  $\pm 3$  発の補正が可能な場合を例示している。なお、補正の詳細については、図 9 を用いて後述する。

## 【0094】

図 7 において、比較器 14 の出力が 1 であれば、AND 回路 11 は、第一カウンタ 9 で分周されたパルスを次の第二カウンタ 10 に伝える。第二カウンタ 10 は、図 8 (C) に示すように、比較器 14 の出力が 0 になるまで、第一カウンタ 9 の出力をカウントする。調整電圧を含まない  $C_i$  の電圧が 0 V, ..., 3 V の範囲をフルスケールとして、3 V までのカウント数を 128 発と想定している。第二カウンタ 10 の特徴はシフトレジスタ 12 において、図 8 (B) に示すように、補正用端子 B 1, B 2 が「1」か「0」かの状態に応じて、第二カウンタ 10 の結果に  $\pm 1$  カウント（或いは 2 カウント）することである。シフトレジスタ 12 の出力は、上位制御装置 MPU から伝達された容量調整レベルとデジタル的に比較する、或いはシフトレジスタ 12 の出力を上位制御装置 MPU に伝える等の役割で使用する。

## 【0095】

ここで、補正用端子 A 1, ..., A 3 に応じた第一カウンタ 9 の補正は、定電流  $i$ , キャパシタ  $C_i$  の値で決まるキャパシタ  $C_i$  の電圧値を補正することであり、ゲイン補正に相当する。また、補正用端子 B 1, B 2 による第二カウンタ 10 の補正は、アンプ 15 の出力である調整電圧を補正することであり、オフセット補正に相当する。

## 【0096】

前述のようにクロック周波数を 10 MHz, 第一カウンタ 9 でのカウント数を 128, 第二カウンタでのカウント数をフルスケールで 128 とすれば、単電池電圧が 4 V の場合、約 1.1 ms の時間を要する。そこで、第一及び第二カウン

タでのカウント数は、所望する電圧検出の精度と計測時間に応じて変更しても良いものである。

## 【 0 0 9 7 】

A/Dコンバータ7の補正端子A1, A2, A3, B1, B2は、直列に接続された下位制御装置IC-1, ..., IC-3が個別に備える基準電圧源の精度を校正するために備えられている。そのために、予め下位制御装置IC-1, ..., IC-3毎に、定電流*i*、キャパシタ*C<sub>i</sub>*、及び調整電圧(*V<sub>offset</sub>*)の誤差を検出し、これらの誤差を補正するよう、端子A1, ..., A3と端子B1, B2に「1」又は「0」の情報を与える。この「1」又は「0」は、前述のように、各端子をVDD又はGND-1に接続することによって設定でき、抵抗のレーザートリミングなどの特別な装置は必要としないものである。

## 【 0 0 9 8 】

次に、図9及び図10を用いて、本実施形態による蓄電装置に用いるA/Dコンバータの中の第一カウンタ9と第二カウンタ10の構成及び動作について説明する。

図9は、本発明の一実施形態による蓄電装置に用いるA/Dコンバータの中の第一カウンタ9と第二カウンタ10の構成を示す回路図である。図10は、本発明の一実施形態による蓄電装置に用いるA/Dコンバータにおける真理値表である。なお、図7と同一符号は、同一部分を示している。

## 【 0 0 9 9 】

カウンタ9, 10は、128カウントに応じた構成を示している。第一カウンタ9は、フリップフロップM1, ..., M7を備えており、各フリップフロップの出力を補正用ロジック18に入力する。補正用ロジック18は、補正用端子A1, ..., A3の状態に応じて、±3パルス分だけ分周の周期を変更可能とする。補正用ロジック18は、図10に示すような真理値表を論理回路或いはソフトウェア的に作ったものである。補正用ロジック18の出力によってフリップフロップM1, ..., M7がクリアされる周期は異なり、このクリアまでの周期を半周期とするパルスが、フリップフロップN1, ..., N7で構成される第二カウンタ10に届けられる。シフトレジスタ12は、フリップフロップN1, ..., N7の各出

力を補正用端子 B 1, B 2 の状態に応じて  $\pm 1$  カウント (或いは 2 カウント) 補正し、出力する。

## 【 0 1 0 0 】

比較器 1 4 で判定されるキャパシタ C i の電圧範囲を 0, ..., 3 V ( $V_x$  で表せば 0, ..., 5 V) をフルスケールとすると、シフトレジスタ 1 2 で補正される  $\pm 1$  カウントは  $\pm 23.4 \text{ mV}$  に相当する。また、補正用ロジック 1 8 で補正されるパルス幅 (第二カウンタの入力パルス幅) は 1 2 8 発に対して  $\pm 3$  発であれば  $\pm 2\%$  の補正が可能になる。

## 【 0 1 0 1 】

図 1 に示した下位制御装置 IC-1, IC-2, IC-3 は、それぞれ製品出荷前に電圧検出手段の精度を検査し、各々が持つ基準電圧誤差に係わる電圧検出精度を評価する。そして、下位制御装置毎に補正用端子 A 1, ..., A 3 及び B 1, B 2 を用いて電圧検出精度が許容範囲以内になるように校正する。このようにすれば、基準電圧用に高価な高精度部品を備える必要が無く、装置の高精度化と低コストが両立できる。

## 【 0 1 0 2 】

以上説明したように、本実施形態によれば、絶縁手段の個数を低減して、低コストな制御装置とすることができる。

また、ノイズ等の外乱による影響を低減して、信頼性の向上した信号伝達が可能となる。

さらに、電圧検出の高精度化を図れるとともに、低コスト化することができる。

## 【 0 1 0 3 】

次に、図 1 1 を用いて、本発明の他の実施形態による蓄電装置について説明する。

図 1 1 は、本発明の他の実施形態による蓄電装置の全体構成を示す回路図である。

## 【 0 1 0 4 】

本実施形態における蓄電装置では、充電器パッケージ 1 0 0 には、下位制御装

置 IC-1, IC-2 と上位制御装置が収納されている。なお、蓄電モジュールを構成する単電池 VB1-VB4 と単電池 VB5-VB8 は、充電器パッケージ 100 とは別の電池パック 101 に収納している。

#### 【0105】

従来、モバイル用機器では、電池の異常を検出する制御装置（下位制御装置 IC-1, IC-2 に相当する）を電池パック内部に搭載していた。一方、ハイブリッド電気自動車に使用されるニッケル水素或いはリチウム電池は、短時間に定格電流の数, …, 十倍の電流を充放電可能な高出力型である。こうした高出力型電池は今後、自動車以外の民生用途（例えば電動工具やコードレスクリーナ等）に適用されるものと予想される。電動工具を例とすれば、電池定格の十倍近い電流を放電すると共に、定格の数倍の電流で急速充電を行う機能が求められる。電池定格の十倍近い電流を放電させると、制御装置の電圧検出手段は、電池の残存容量と相関性がある開放電圧（電池に負荷が繋がっていない状態の電圧）と電池の内部抵抗と大電流の積で決まる電圧降下分を合成した電圧を検出することになる。合成電圧が過放電レベル以下に減少すると、検出回路が過放電と判定してしまい装置は停止する。しかしながら、高出力型電池は短時間であれば合成電圧が過放電レベル以下に減少しても電池の安全性上、支障は無いものである。また、電動工具のような場合、電池の軽量化と低コスト化が求められるため、安全上支障が無ければ電池の保護に係わる制御装置（IC など）を電池パックとは別の充電器に搭載し、工具を使用中はサーミスタ等の簡易な温度検知手段だけで電池の異常をモニタし、電池周辺の温度が許容値を超えた場合は、モータ等の電池負荷側で電流を遮断すれば良いものである。本実施形態では、このような電池の使い方を考慮している。

#### 【0106】

図 11 に示す例では、電池パック 101 に、単電池を 8 ケ直列に接続したものを収納している。充電器 100 内部には、図 2 に示した下位制御装置 IC-, IC-2 が 2 ケ直列に備えられている。下位制御装置 IC-1, IC-2 の周辺、即ち、容量調整用スイッチ、及び抵抗、クロック用振動子、基準電圧用部品は図 1 と同じ構成である。また、電圧検出補正用端子 A1, A2, A3, B1, B2

も、図1と同じである。

【0107】

図1と相違する点は、上位制御装置MPUと下位制御装置IC-1、IC-2の接続法であり、本実施形態では、絶縁用のフォトプラは使用せず、スイッチ素子を用いた電位変換手段を備えている。即ち、上位制御装置MPUから高電位側の下位制御装置IC-1に信号を伝達する電位変換手段は、上位制御装置MPUからゲート信号を入力されるN-MOSFET(MN3)、(MN4)、(MN5)を備え、これらのスイッチ手段は、それぞれ、抵抗r1と抵抗r2、抵抗r3と抵抗r4、及び抵抗r5と抵抗r6からなる直列抵抗に接続される。ここで、抵抗r1、r2、r3は、一端が最高電位の単電池VB1の正極に接続される。抵抗r1、r2、r3の電圧は、それぞれ、P-MOSFET(MP6)、(MP7)、(MP8)のゲートに接続され、上位制御装置MPUによってN-MOSFET(MN3)、(MN4)、(MN5)がオン・オフすると、これに応じてP-MOSFET(MP6)、(MP7)、(MP8)もオン・オフする。P-MOSFET(MP6)、(MP7)、(MP8)のドレイン端子は、下位制御装置IC-1の入力端子In-1、In-2及びIn-3に伝達される。

【0108】

同様に低電位側の下位制御装置IC-2から上位制御装置MPUへ戻る信号を電位変換する手段は、下位制御装置IC-3の出力端子Out-1、Out-2、Out-3にそれぞれゲートが接続されたN-MOSFET(MN6)、(MN7)、(MN8)を備え、N-MOSFET(MN6)、(MN7)、(MN8)のドレイン端子と制御電源21(Vcc)の正極の間に抵抗r7、r8、r9を接続する。そして、抵抗r7、r8、r9の電圧が上位制御装置MPUに戻る。上位制御装置MPUは、充電制御用の回路にも信号を送る。即ち、高電圧電源VDCに接続されたパワーMOSFET(MN9)とそのドライバ回路22、パワーMOSFET(MN9)に接続された還流用ダイオードDF、パワーMOSFET(MN9)に一端が接続されたチョークコイルLFが充電用回路であり、高電圧電源VDCからパワーMOSFET(MN9)を経て電池パック101に流れる電流は、電流検出器CT2でモニタする。また、高電圧電源VDCは、商用交流電源に接

続されるAC/DCコンバータ23で作られ、VDCの出力をDC/DCコンバータ24を用いて上位制御装置MPU用の制御電源21を作る。

#### 【0109】

電池パック101に搭載された単電池の各電極と充電器100内部の対応する下位制御装置IC-1, IC-2は、それぞれ、端子a, ..., iで接続する。また、電池パック101と充電器100の正極, 負極をそれぞれ接続して充電電流を流す。充電器100は、上位制御装置MPUが出力する信号でパワーMOSFET(MN9)を流れる充電電流を制御する。下位制御装置IC-1, IC-2は、電池パック101の充電中或いは充電終了後に、図6にて説明した容量調整を実施する。充電中に容量調整を実施する際には、電池パック101と充電器100が接続された際に、下位制御装置IC-1, IC-2に搭載されたA/Dコンバータで各単電池の電圧を計測し、上位制御装置MPUにその数値を順次送る。上位制御装置MPUでは、各単電池の電圧から容量調整レベルを算出し、下位制御装置IC-1, IC-2に伝達する。以後、充電電流が流れる中、下位制御装置IC-1, IC-2は容量調整と過充電の検出を実施する。尚、図6のステップs18で述べた調整後にスリープする動作はないものである。

#### 【0110】

以上説明したように、本実施形態によれば、絶縁手段の個数を低減して、低コストな制御装置とすることができる。

また、ノイズ等の外乱による影響を低減して、信頼性の向上した信号伝達が可能となる。

さらに、電圧検出の高精度化を図れるとともに、低コスト化することができる。

#### 【0111】

次に、図12を用いて、本発明のその他の実施形態による蓄電装置の制御方法について説明する。

図12は、本発明のその他の実施形態による蓄電装置における制御内容を示すタイミングチャートである。なお、本実施形態に用いる蓄電装置の構成は、図1に示すもの、図11に示すもののいずれをも用いることができる。

## 【 0 1 1 2 】

図 1 2 は、上位制御装置 M P U から下位制御装置 I C - 1 へ、或いは下位制御装置 I C - 1 , I C - 2 , C I - 3 間で伝達される入出力データ伝送方法を示している。

## 【 0 1 1 3 】

上位制御装置 M P U は、図 1 2 ( A ) に示したクロック信号と、このクロック信号に同期した入力データ ( 図 1 2 ( B ) ) を、最高電位にある下位制御装置 I C - 1 に伝達する。そして、下位制御装置 I C - 1 , … , I C - 3 間では、高電位側から低電位側へ入力されたデータをシリアルで伝送する。即ち、入力クロックと入力データを受け取った下位制御装置は、図 1 2 ( C ) , ( D ) に示すように、1 クロック分ずらして同じ信号を出力する。

## 【 0 1 1 4 】

このようにすれば、信号が入力してから出力するまでの信号遅延時間を短縮することができる。図 1 2 ( B ) , ( D ) に、破線で示した O V , U V , 及び 5 0 % O R はそれぞれ、過充電、過放電、及び容量調整判定のビットを意味している。図 1 2 で 1 つ高電位側から受け取った入力データに O V , U V , 及び 5 0 % O R の情報がある場合は実線で、無い場合は波線で示している。出力データでは 5 0 % O R を実線で示したが、これは入力データを受け取った下位制御装置が対応する単電圧 ( 例えば単電池 V B 1 , … , V B 4 ) の電圧を検出した結果、容量調整レベルを越える単電池があったことを意味する。このように、下位制御装置は、過充電、過放電、及び容量調整判定等に関して入力されたデータと、対応する単電池の検出結果の論理和 ( O R ) をとり、その結果を下位制御装置に伝達する。

## 【 0 1 1 5 】

上位制御装置 M P U は、戻ってきたデータで O V , U V , 5 0 % O R のいずれかのフラグが立っていれば、全体の単電池のうち、少なくとも 1 つは判定レベルを超えた電池があったことを認識することができる。

## 【 0 1 1 6 】

以上のようなシリアル信号にすれば、複数の下位制御装置が非絶縁で接続され

た場合において、信号伝達の遅延も短く、OR形式によりフェールセーフ型になるため、信頼性も向上する。なお、論理和の代わりに、論理積をとることにより、充放電時の信号解析から電池電圧のバラツキを推定することができ、この検出により容量調整機能を動作させることもできる。

#### 【0117】

なお、図1～図12に示した実施形態において、単電池VB1, ..., VB12を二次電池としているが、これに限定するものではなく、ウルトラキャパシタでもよいものである。

#### 【0118】

##### 【発明の効果】

本発明によれば、絶縁手段の個数を低減して、制御装置を低コスト化することができる。

また、ノイズ等の外乱による影響を低減して、信頼性の向上した信号伝達が可能となる。

さらに、電圧検出の高精度化を図れるとともに、低コスト化することができる。

#### 【図面の簡単な説明】

##### 【図1】

本発明の一実施形態による蓄電装置の全体構成を示す回路図である。

##### 【図2】

本発明の一実施形態による蓄電装置に用いる下位制御装置内部の構成を示す回路図である。

##### 【図3】

本発明の一実施形態による蓄電装置の中の下位制御装置に用いる出力回路6及び入力回路4の第1の構成を示す回路図である。

##### 【図4】

本発明の一実施形態による蓄電装置の中の下位制御装置に用いる出力回路6及び入力回路4の第2の構成例を示す回路図である。



【図 5】

本発明の一実施形態による蓄電装置の制御内容を示すフローチャートである。

【図 6】

本発明の一実施形態による蓄電装置における容量調整時の制御内容を示すフローチャートである。

【図 7】

本発明の一実施形態による蓄電装置に用いる A/D コンバータの構成を示す回路図である。

【図 8】

本発明の一実施形態による蓄電装置に用いる A/D コンバータにおけるタイミングチャートである。

【図 9】

本発明の一実施形態による蓄電装置に用いる A/D コンバータの中の第一カウンタ 9 と第二カウンタ 10 の構成を示す回路図である。

【図 10】

本発明の一実施形態による蓄電装置に用いる A/D コンバータにおける真理値表である。

【図 11】

本発明の他の実施形態による蓄電装置の全体構成を示す回路図である。

【図 12】

本発明のその他の実施形態による蓄電装置における制御内容を示すタイミングチャートである。

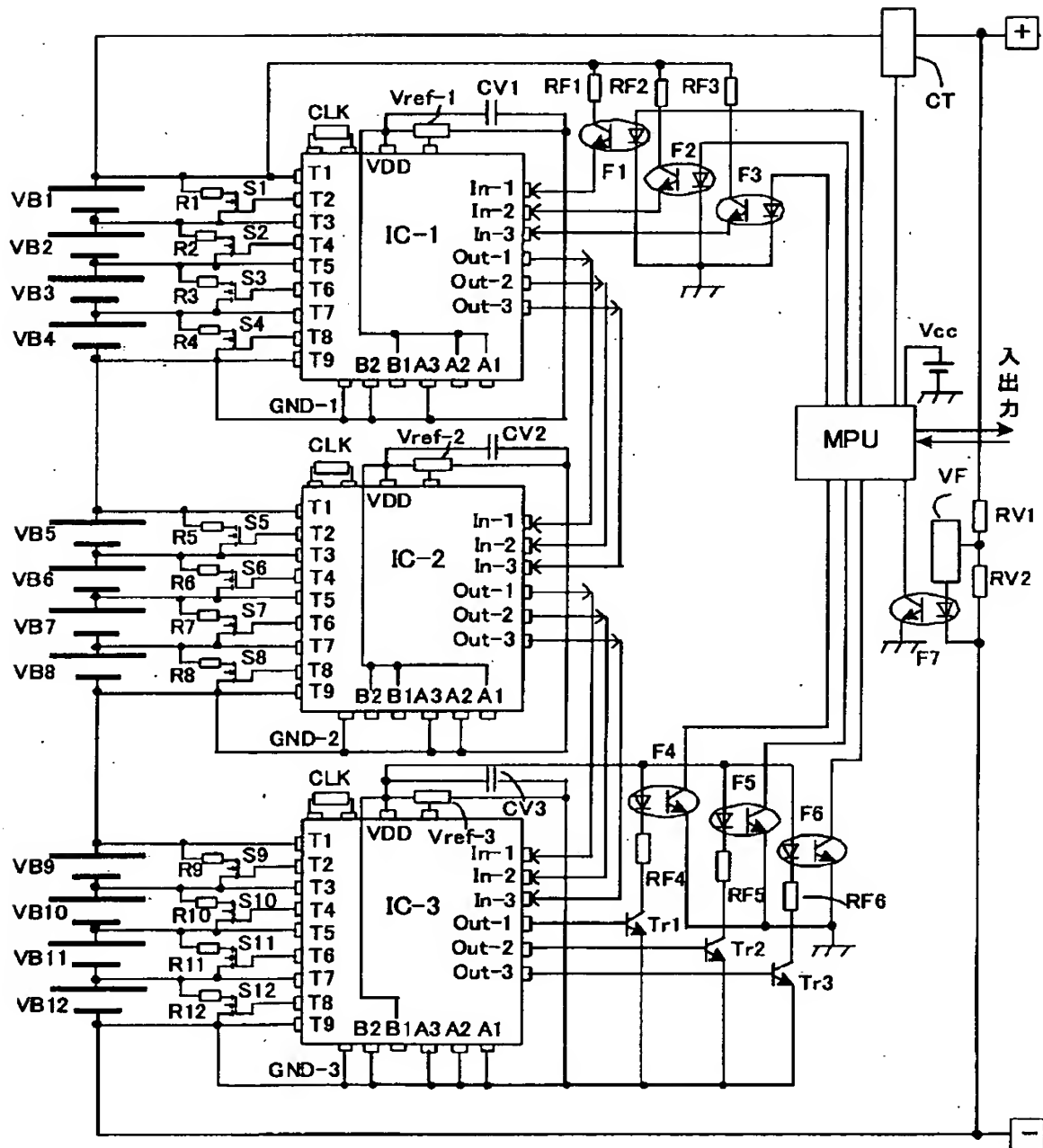
【符号の説明】

- 1 … 電圧検出手段
- 2 … 電源回路
- 3 … ロジック回路
- 4 … 入力回路
- 5 … クロック発生回路

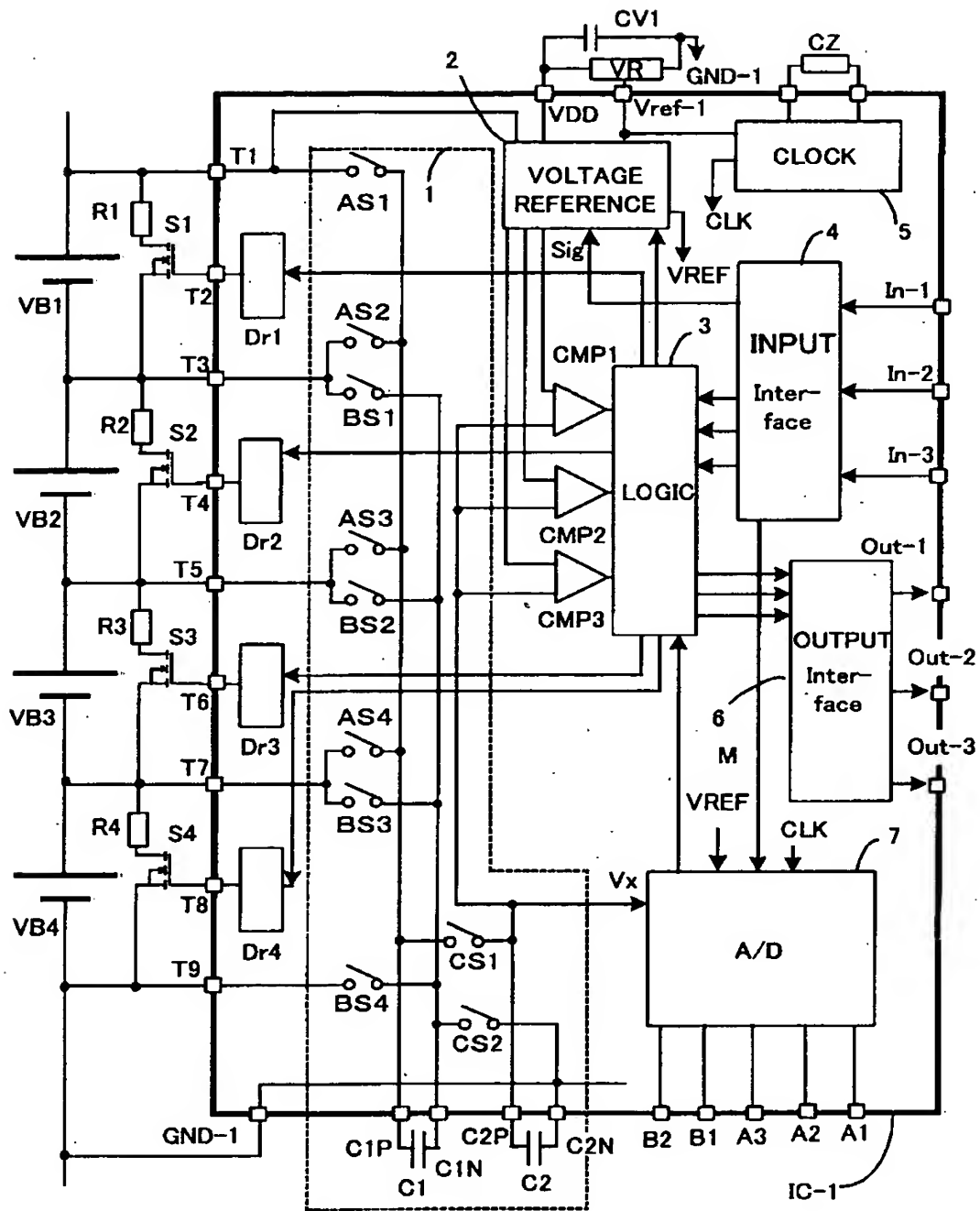
- 6 …出力回路
- 7 …A / Dコンバータ
- 8 …電源制御回路
- 9 …第一カウンタ
- 1 0 …第二カウンタ
- 1 1 …AND回路
- 1 2 …シフトレジスタ
- 1 3 …論理インバータ
- 1 4 …比較器
- 1 5 …アンプ
- 1 6 …定電流回路手段
- 1 7 …デジタルな比較手段
- 1 8 …補正用ロジック
- 1 9 …OR回路
- 2 0 …AND回路
- 2 1 …制御電源
- 2 2 …ドライバ回路
- 2 3 …AC / DCコンバータ
- 2 4 …DC / DCコンバータ
- 1 0 0 …充電器
- 1 0 1 …電池パック

【書類名】 図面

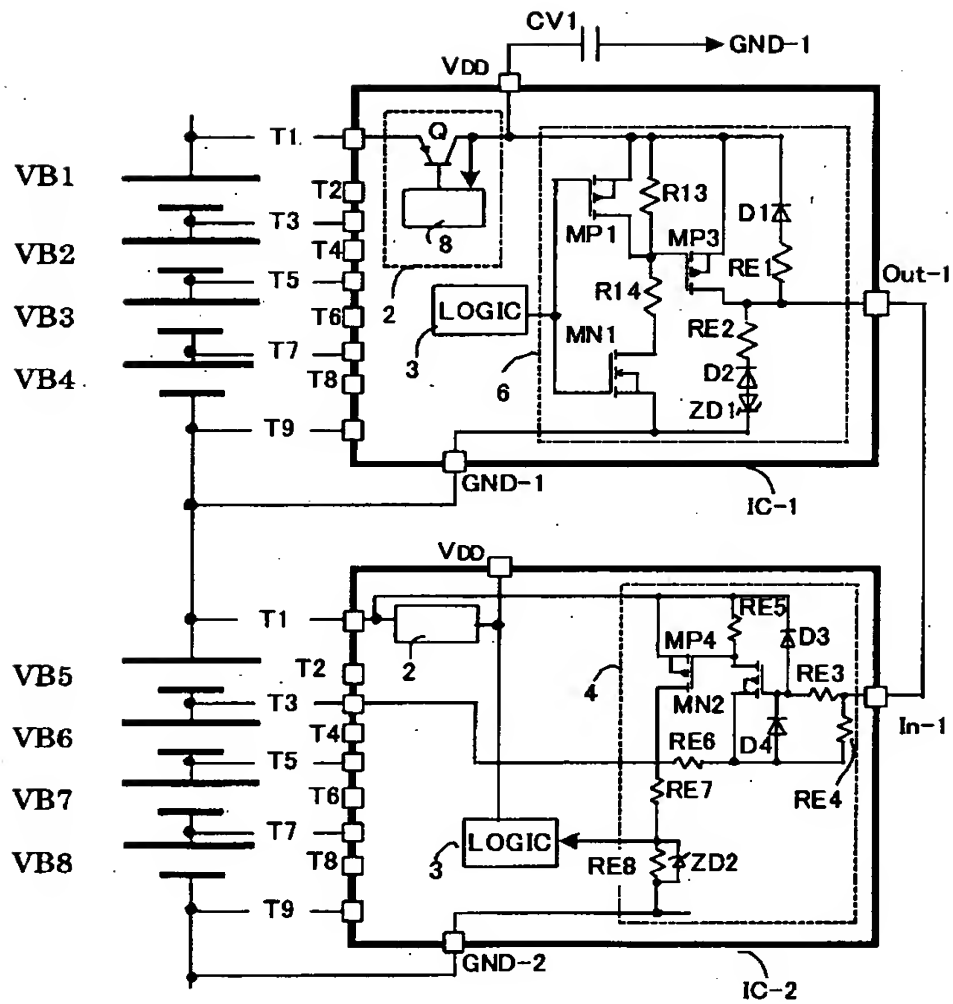
【図1】



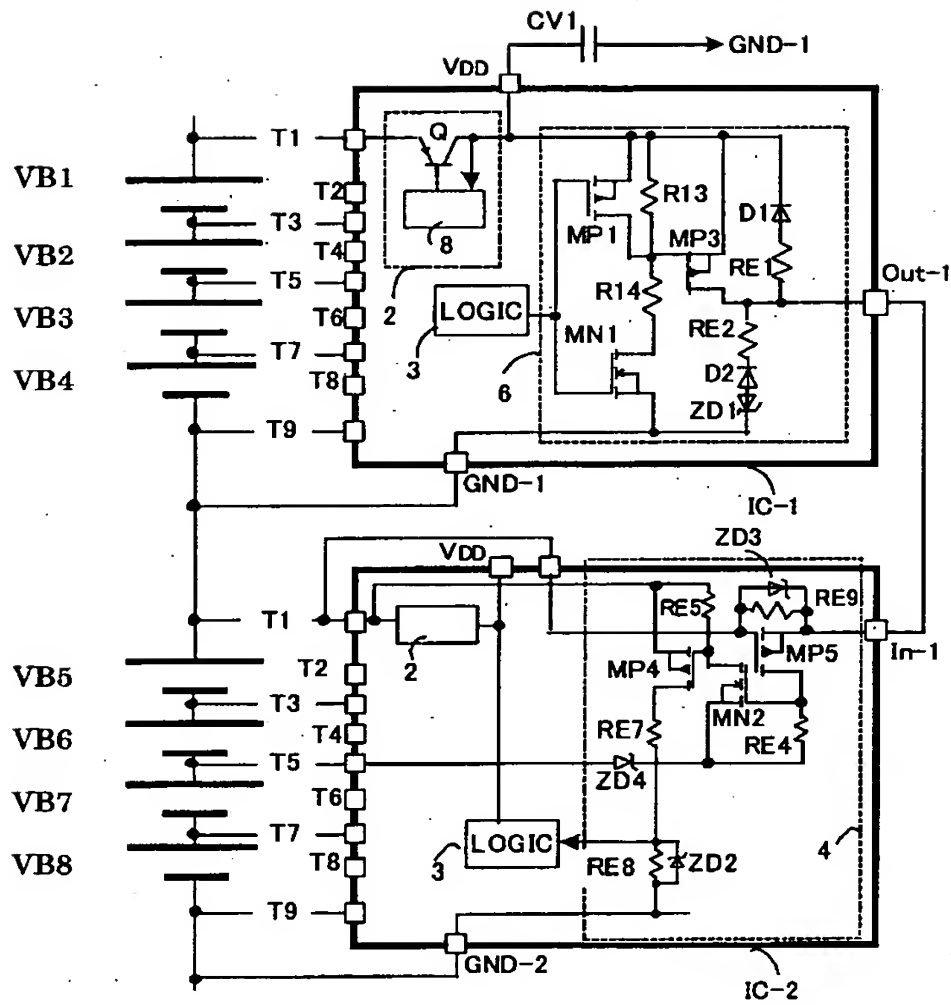
【図2】



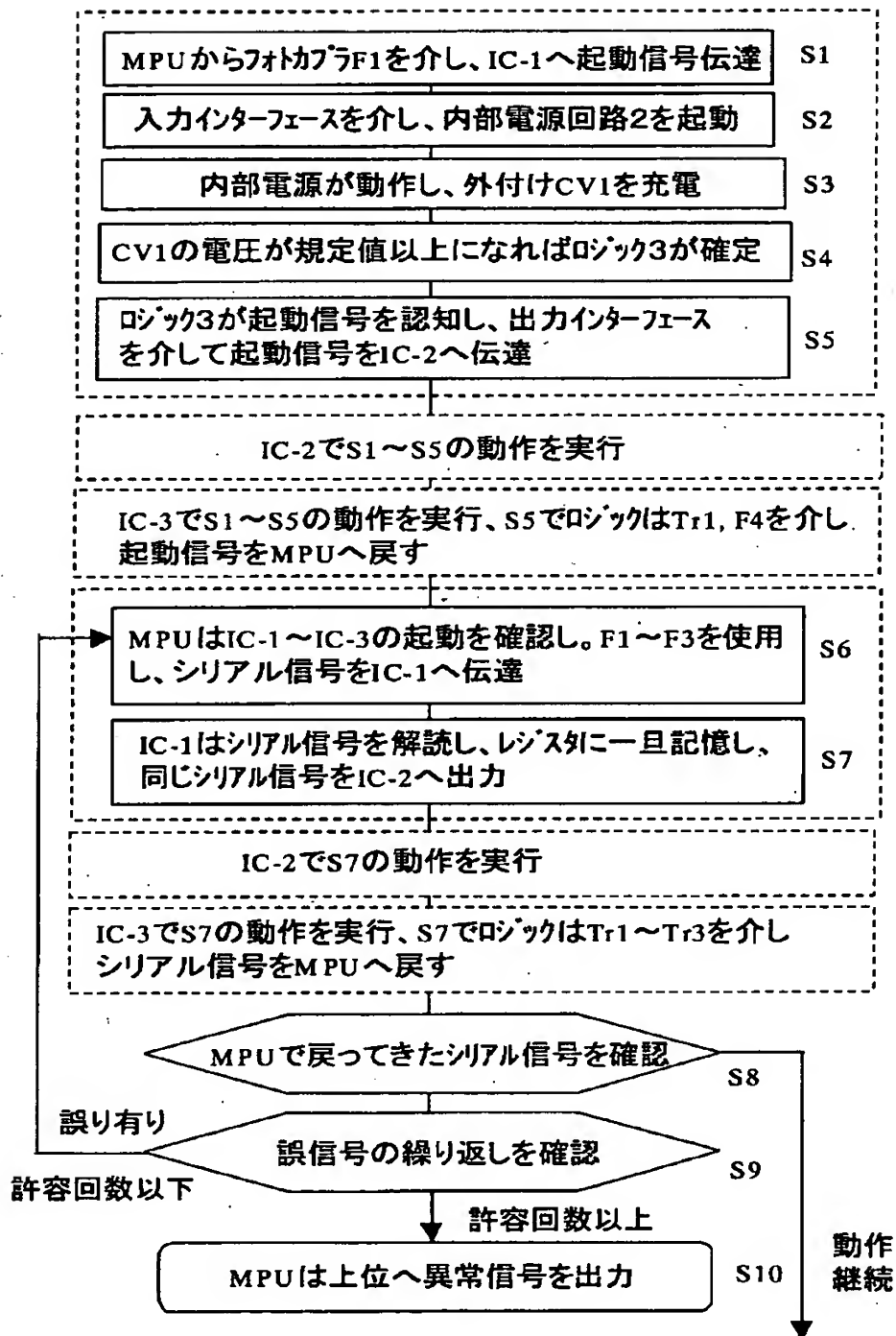
【図3】



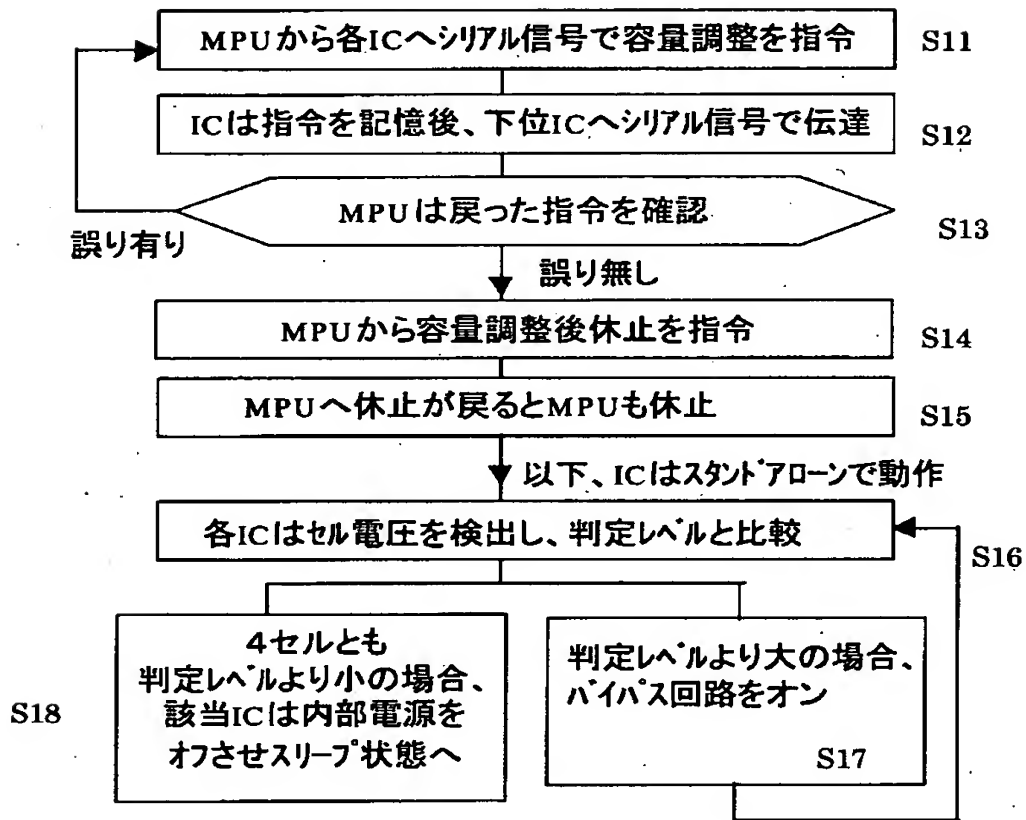
【図4】



【図 5】

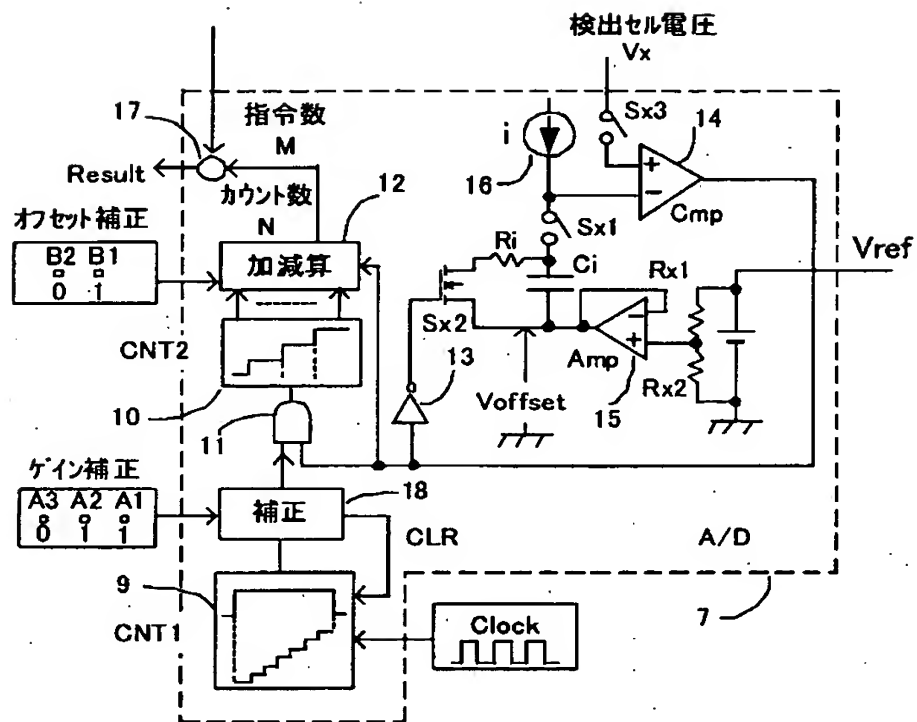


【図6】

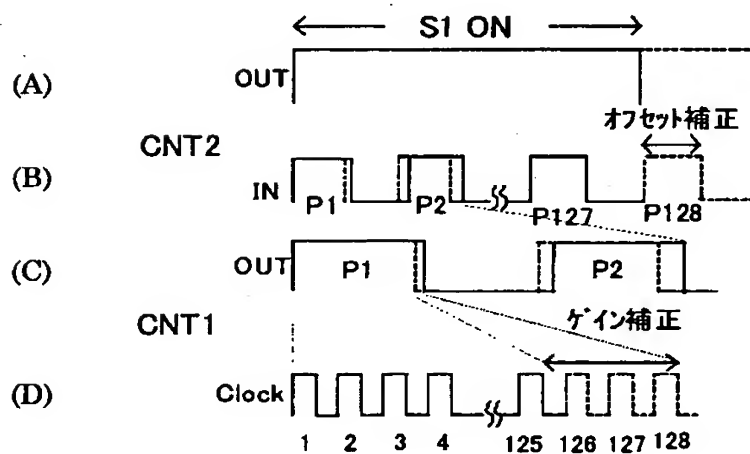




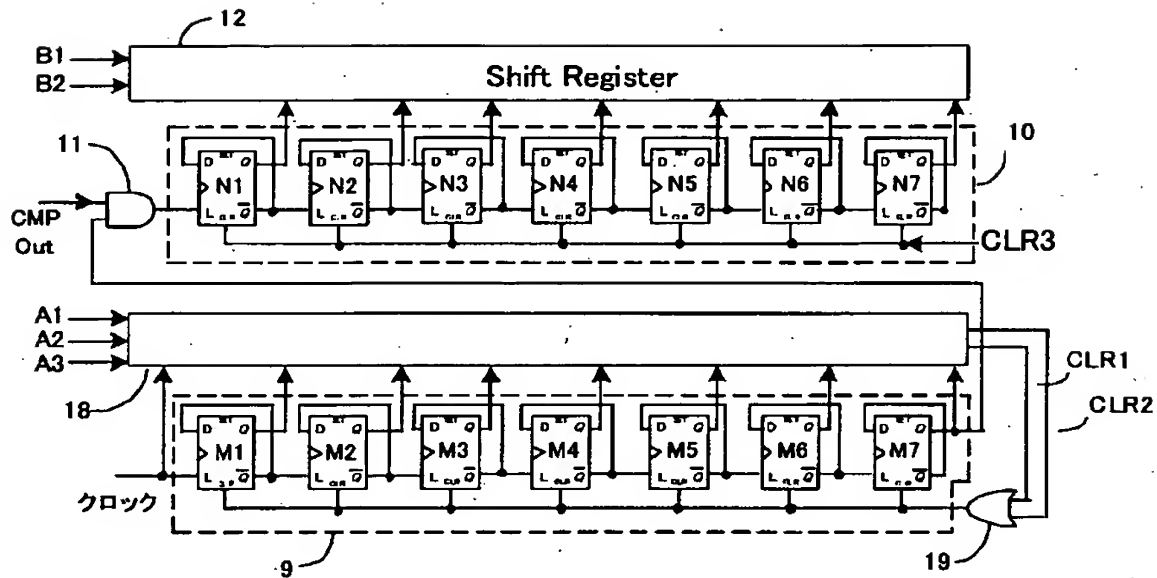
【図 7】



【図 8】



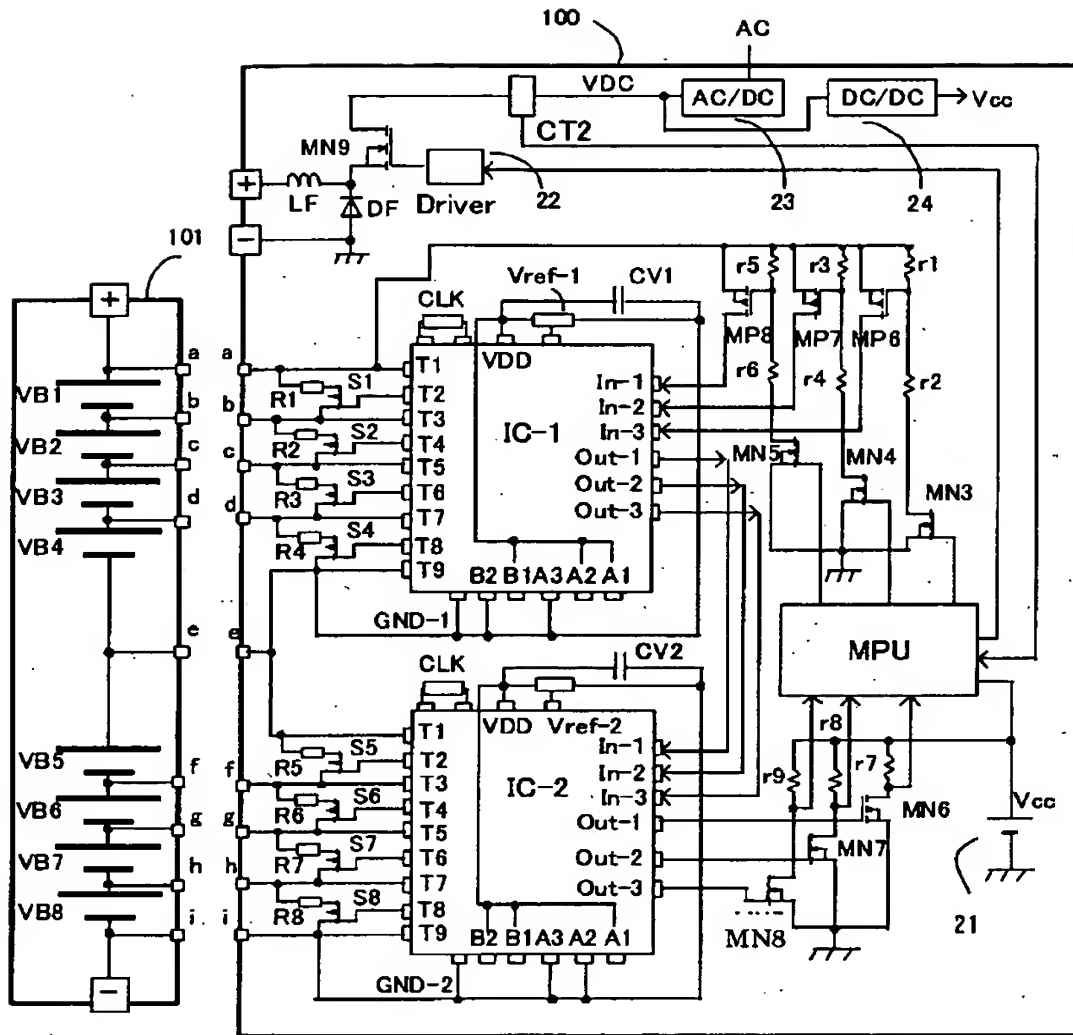
【図 9】



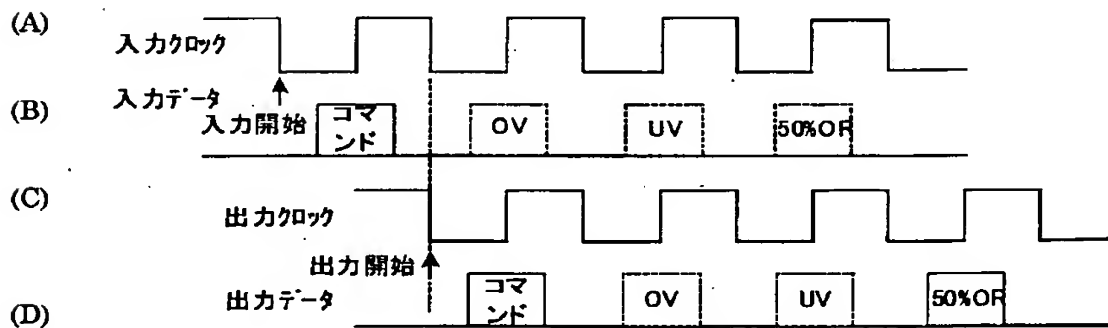
【図 10】

No.	A1	A2	A3	CLK	M1 Q	M2 Q	M3 Q	M4 Q	M5 Q	M6 Q	M7 Q	CLR 1	CLR 2
1	-	0	0	0	-	-	-	-	-	-	1	1	0
2	1	1	0	0	1	-	-	-	-	-	1	0	1
3	1	0	1	0	0	1	-	-	-	-	1	0	1
4	1	1	1	0	1	1	-	-	-	-	1	0	1
5	0	1	0	0	1	1	1	1	1	1	0	0	1
6	0	0	1	0	0	1	1	1	1	1	0	0	1
7	0	1	1	0	1	0	1	1	1	1	0	0	1

【図11】



【図12】



【書類名】 要約書

【要約】

【課題】

絶縁手段の個数を低減して、低コストな制御装置を備えた蓄電装置及びその制御方法を提供することにある。

【解決手段】

下位制御装置 I C - 1 , I C - 2 , I C - 3 は、複数の蓄電モジュールを構成する複数の蓄電器 V B 1 , … , V B 1 2 を制御する。最高電位に位置する下位制御装置 I C - 1 の入力端子 I n と、最低電位に位置する下位制御装置 I C - 3 の出力端子 O u t と、上位制御装置 M P U は、絶縁手段であるフォトカプラ F 1 , … , F 6 で接続されている。下位制御装置の出力端子と低電位側の蓄電モジュール内の蓄電池との間には、蓄電モジュール内の蓄電池の放電電流を阻止するダイオード D 2 , D 4 , Z D 4 が設けられている。複数の下位制御装置間において、信号の入出力に係わる端子が電氣的に非絶縁状態で接続されている。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2001-258859
受付番号	50101259984
書類名	特許願
担当官	第三担当上席 0092
作成日	平成13年 8月30日

<認定情報・付加情報>

【提出日】	平成13年 8月29日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日  
[変更理由] 新規登録  
住 所 東京都千代田区神田駿河台4丁目6番地  
氏 名 株式会社日立製作所

出 願 人 履 歴 情 報

識別番号 [000001203]

1. 変更年月日	1996年 7月 3日
[変更理由]	住所変更
住 所	東京都中央区日本橋本町2丁目8番7号
氏 名	新神戸電機株式会社